



## 第2章 逻辑门电路

逻辑门：完成一些基本逻辑功能的电子电路。现使用的主要为集成逻辑门。

首先介绍晶体管的开关特性

着重讨论的TTL和CMOS门电路的逻辑功能和电气特性

简要介绍其他类型的双极型和MOS门电路



## 2.1 晶体管的开关特性

在数字电路中,常将半导体二极管,三极管和场效应管作为开关元件使用。

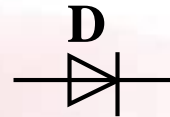
**理想开关**: 接通时阻抗为**零**;断开时阻抗为**无穷大**;两状态之间的转换时间为**零**。

**实际半导体开关**: 导通时具有一定的**内阻**;截止时具有一定的**反向电流**;两状态之间的转换需要**时间**。

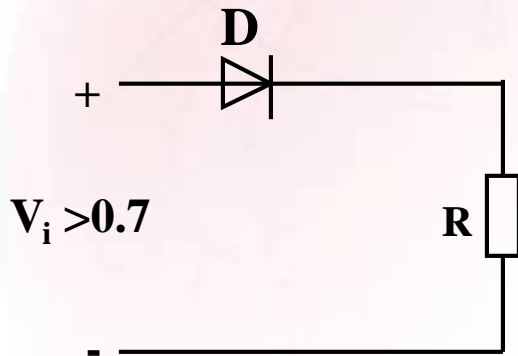


## 2.1.1 半导体二极管的开关特性

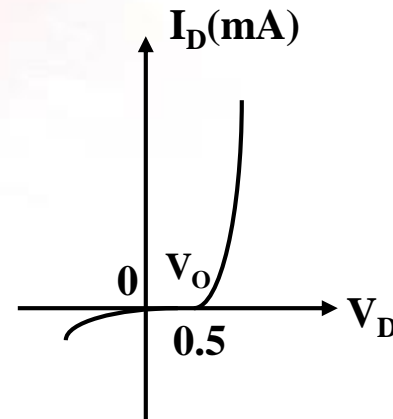
下面以硅二极管为例



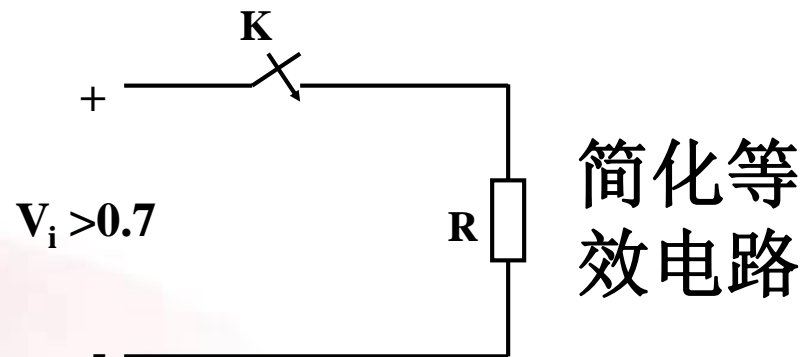
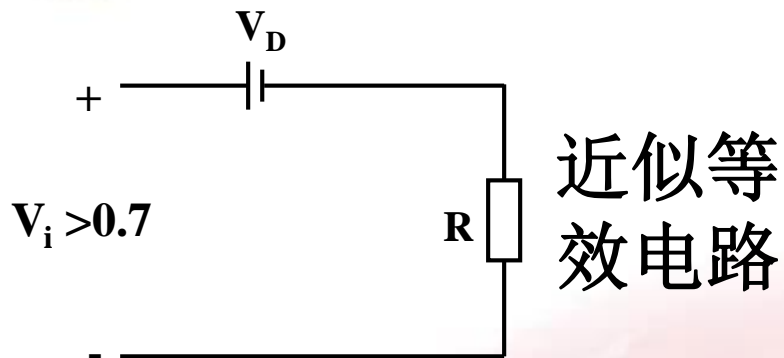
(1) 导通条件及导通时的特点



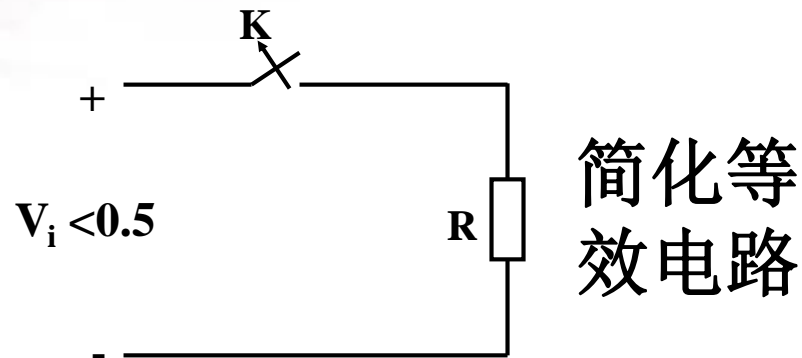
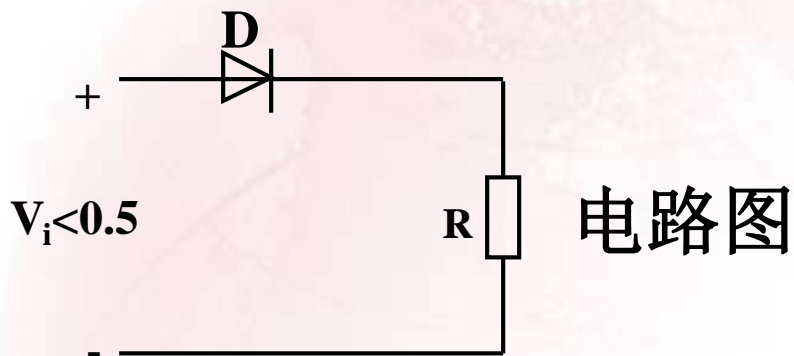
电路图



硅二极管伏安特性



## (2) 截止条件及截止时的特点





### (3) 开关时间

- ① **开启时间**：由反向截止转换为正向导通所需要的时间。二极管的开启时间很小，可忽略不计。
- ② **关断时间**：由正向导通转换为反向截止所需要的时间。二极管的关断时间大约**几纳秒**。



## 2.1.2 半导体三极管的开关特性

### (1) 饱和导通条件及饱和时的特点

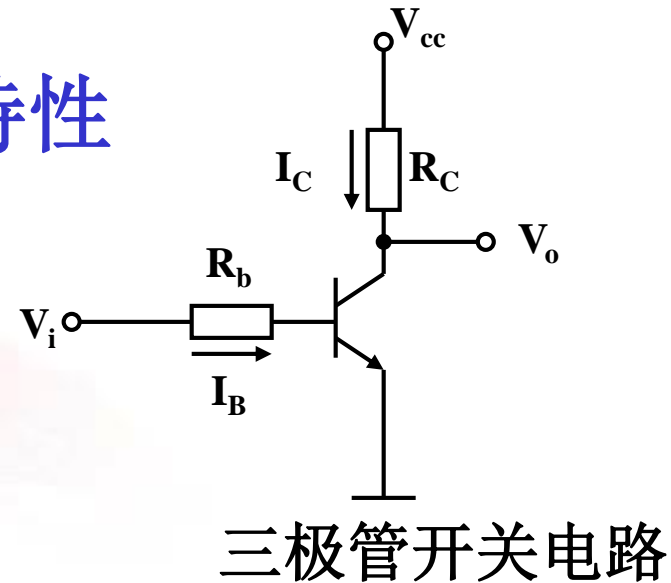
饱和导通条件：

$$I_B \geq I_{BS} = \frac{I_{CS}}{\beta} \approx \frac{V_{CC}}{\beta R_C}$$

饱和导通时的特点：

$$V_{BE} \approx 0.7V \quad V_{CE} = V_{CES} = 0.1 \sim 0.3V$$

发射极和集电极之间如同闭合的开关



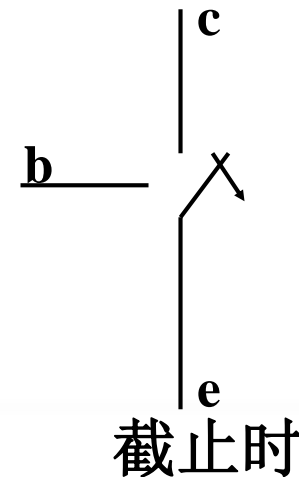
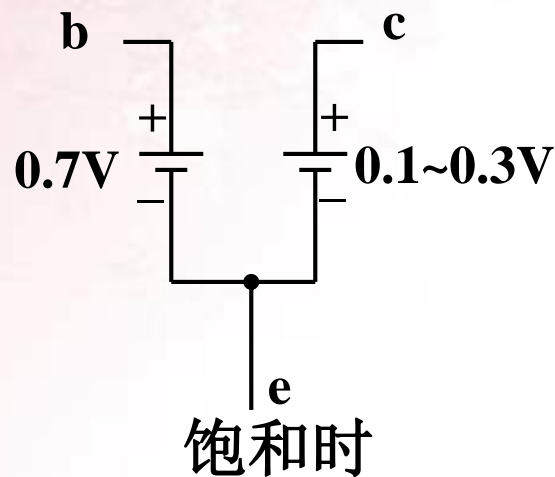


## (2) 截止条件及截止时的特点

截止条件： $V_{BE} < 0.5V$  （硅三极管发射结导通电压）

截止时的特点：发射结和集电结均为反向偏置， $I_B \approx I_C \approx 0$ ，  
发射极和集电极之间如同断开的开关。

三极管开关的近似直流等效电路





### (3) 开关时间

开启时间  $t_{on}$  : 三极管由截止到饱和所需要的时间, **纳秒** (ns) 级。

关断时间  $t_{off}$  : 三极管饱和由到截止所需要的时间, **纳秒** (ns) 级,  $t_{off} > t_{on}$  。

$t_{off}$  的大小与工作时三极管饱和导通的深度有关, 饱和程度越深,  $t_{off}$  越长, 反之则越短。

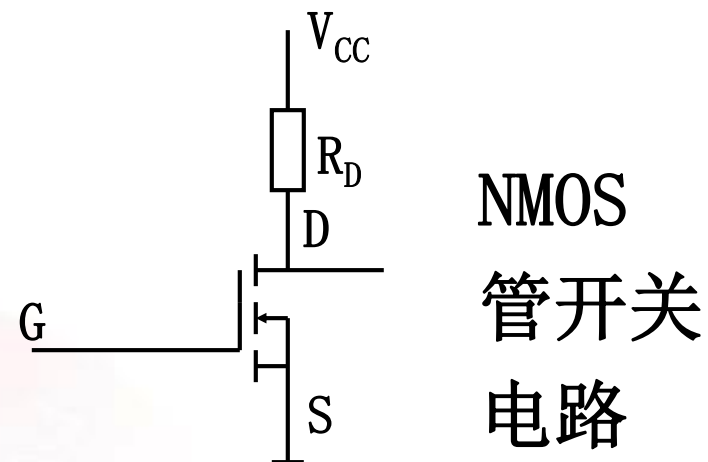




## 2.1.3 MOS管的开关特性

MOS管的三个工作区：

截止区；非饱和区；饱和区。



MOS管作开关使用时，通常工作在截止区和非饱和区。

数字集成电路中常用的MOS管为P沟道增强型和N沟道增强型。

(1) 导通条件及导通时的特点(以NMOS管为例)



**导通条件：**  $V_{GS} > V_{TN}$  ( $V_{TN}$ 为NMOS管的开启电压)

**导通时的特点：** 在开关电路中，MOS管导通时一般工作  
在非饱和区，这时要求  $V_{GS} > V_{TN} + V_{DS}$ ，导通电阻  $R_{DS}$  为几百欧  
姆。

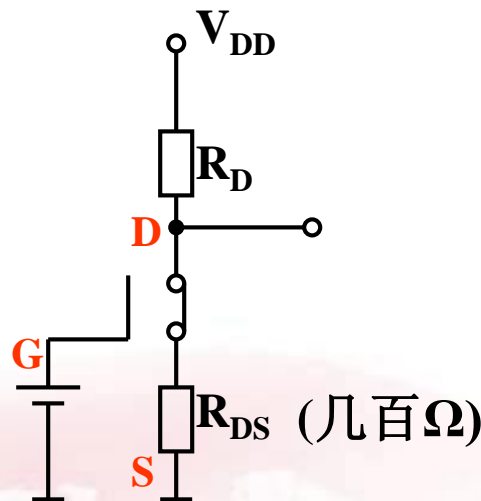
(2) 截止条件及截止时的特点

**截止条件：**  $V_{GS} < V_{TN}$

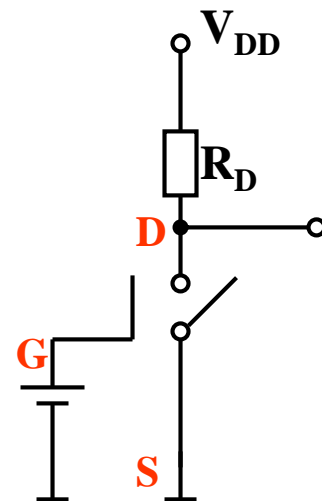
**截止时的特点：** 漏—源之间没有形成导电沟道，呈高阻  
状态，阻值一般为  $10^9 - 10^{10} \Omega$ ，MOS管截止。



## NMOS管开关近似直流等效电路



导通状态



截止状态

### (3) 开关时间

MOS管本身的开关时间很小。组成开关电路时, 由于管子间的寄生电容和布线电容的存在, 加上MOS管的输入、输出阻抗较大, 使输入、输出电路的充放电时间常数增加, 影响了开关时间。



## 2.3 TTL门电路

三极管—三极管逻辑门电路(TTL),是指**输入端**和**输出端**都用三极管的电路,简称TTL电路,是**双极型**数字集成电路。

TTL电路分类:

**中速TTL**、**高速TTL (HTTL)**、**肖特基TTL (STTL)**、**低功耗TTL (LTTL)**、**低功耗肖特基TTL (LSTTL)**、**先进低功耗肖特基TTL (ALSTTL)**等。



## 2.3.1 TTL与非门典型电路及其工作原理

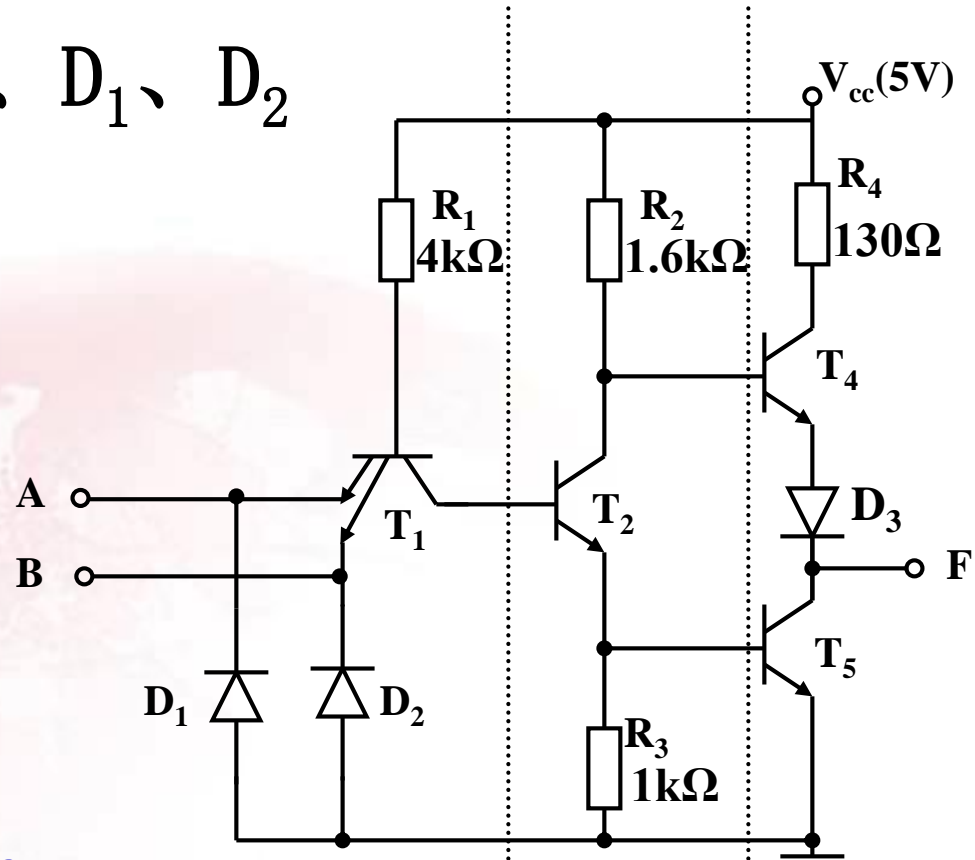
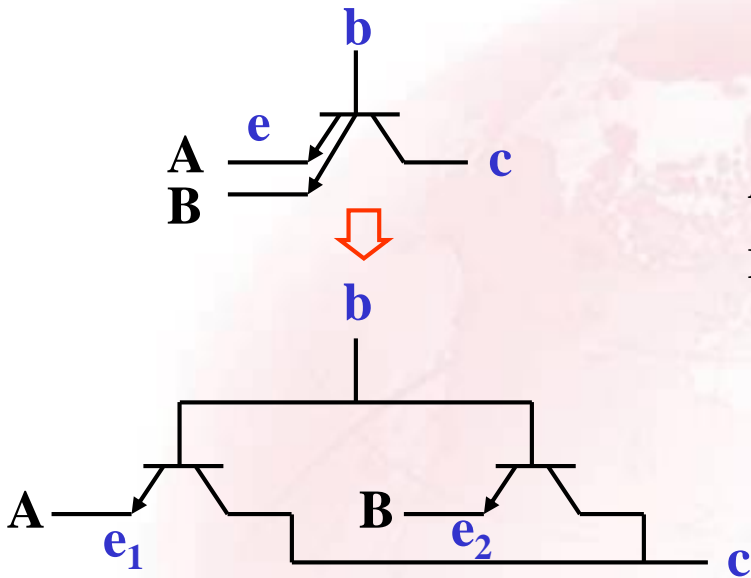
### (1) 电路组成

电路分三个部分：**输入级**、**中间级**、**输出级**。



## ① 输入级: $R_1$ 、 $T_1$ 、 $D_1$ 、 $D_2$

$T_1$ 为多发射极晶体管



输入级      中间级      输出级



$D_1$ 、 $D_2$  为钳位二极管，起保护 $T_1$ 管的作用。

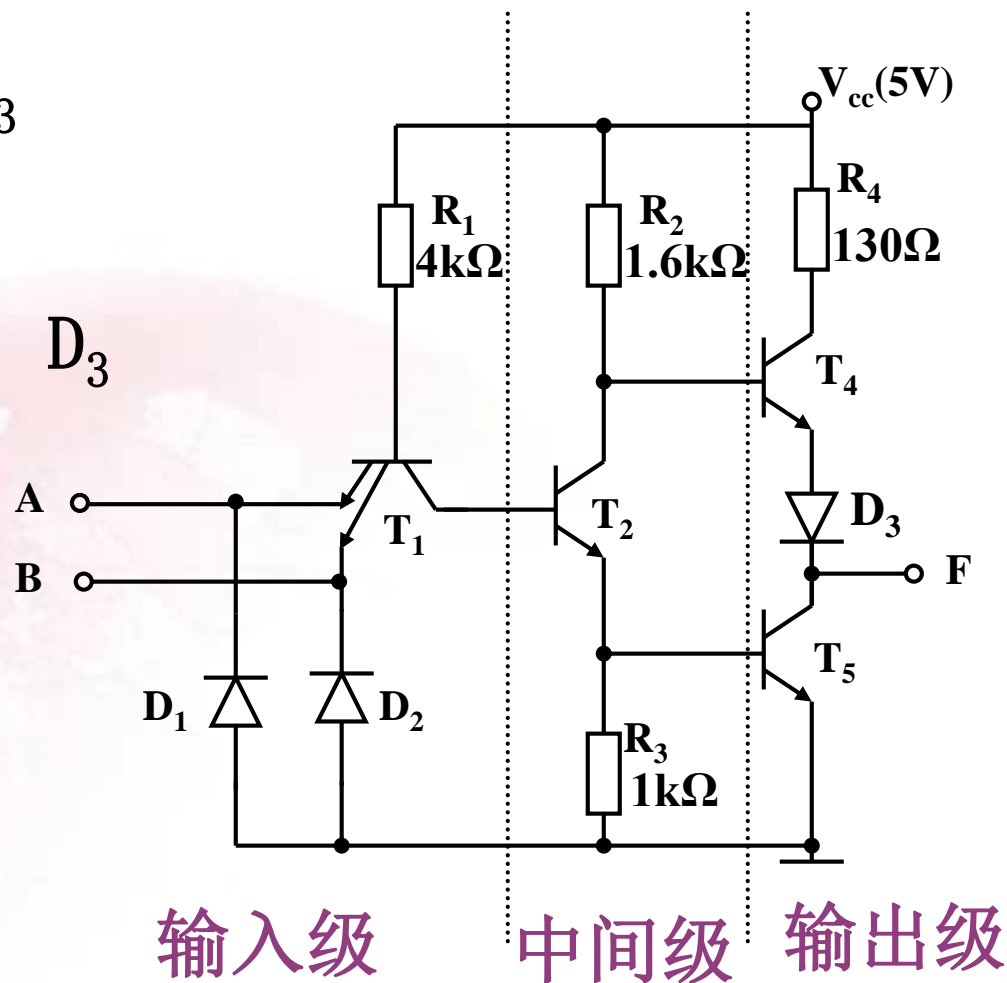
② 中间级： $R_2$ 、 $T_2$ 、 $R_3$

分相、放大作用

③ 输出级： $R_4$ 、 $T_4$ 、 $T_5$ 、 $D_3$

输出级特点：

静态功耗低，开关速度快，这种电路结构称为推拉式电路。



(2) 工作原理



设输入信号高低电平分别为  $V_{iH}=3.4V$ ;  $V_{iL}=0.2V$

PN结正向导通电压为 $0.7V$ ;

三极管电流放大倍数  $\beta = 20$ 。

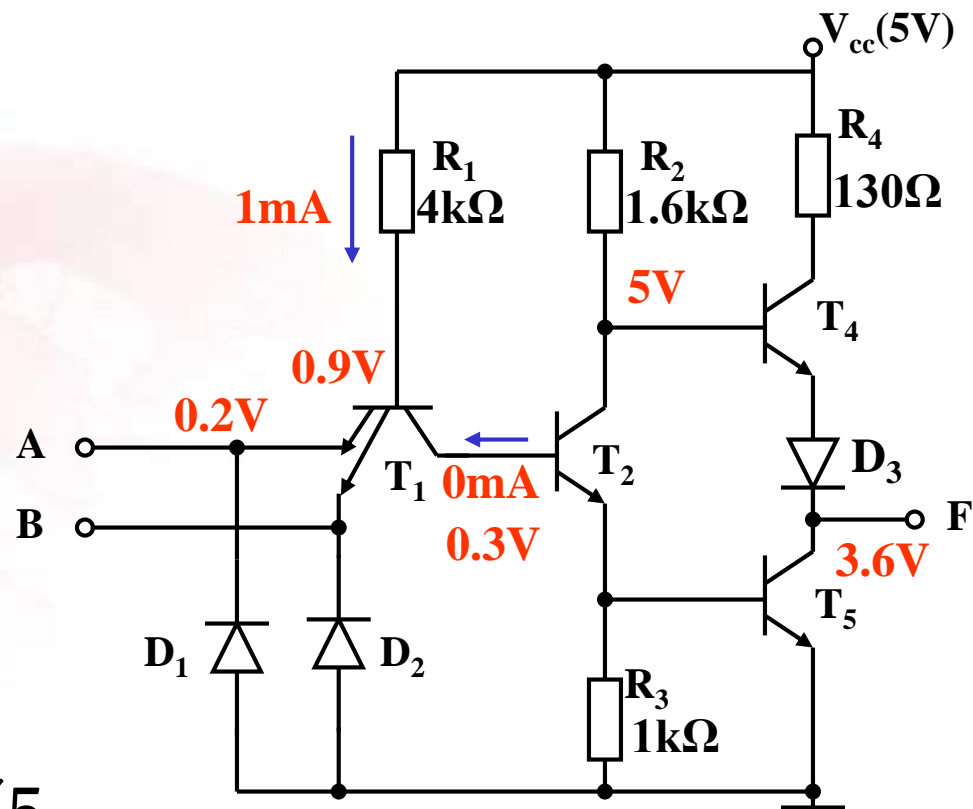
(一) 输入中有**低电平**

$T_1$ 管发射结导通,  $T_1$ 管饱和。

由于 $T_2$ 基极电压仅为 $0.3V$ ,

故 $T_2$ 、 $T_5$ 均截止。

$T_4$ 、 $D_3$ 导通, 输出约为 $3.6V$  ( $5 - 0.7 - 0.7 = 3.6$ )。 输出**高电平1**。







## (二) 输入均为高电平

$T_1$ 管处于倒置工作状态  
(be结反偏, bc结正偏.);

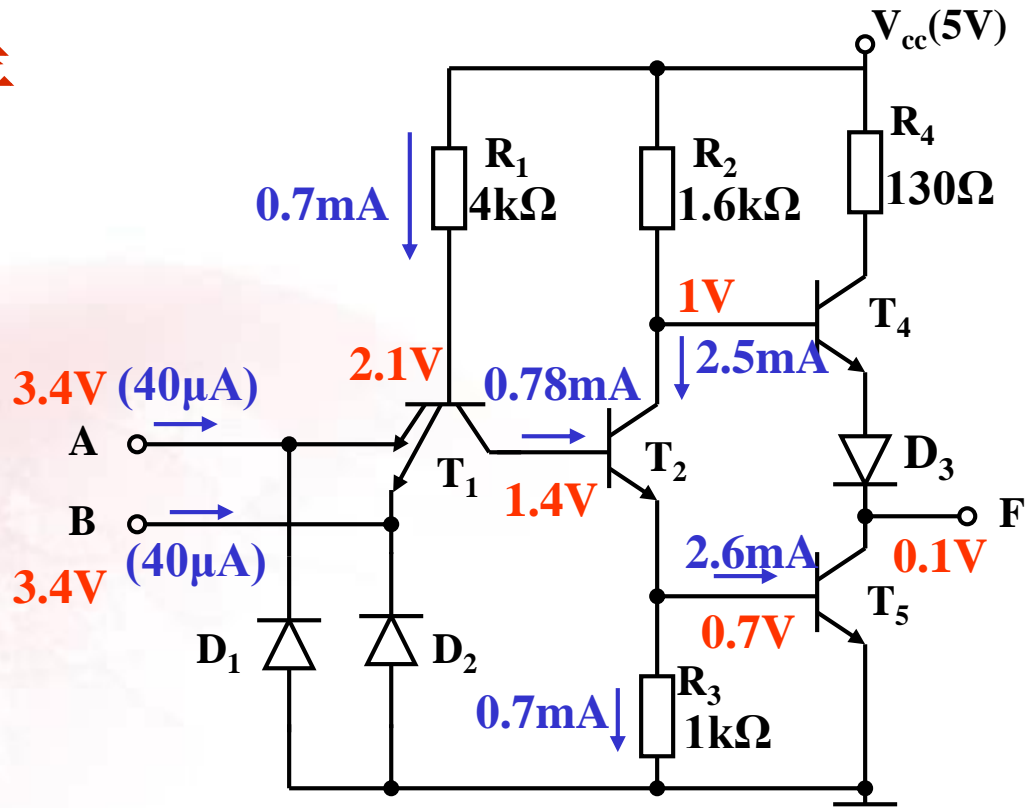
$T_2$ 管处于饱和工作状态;

$T_4$ 管处于截止工作状态;

$T_5$ 管处于饱和工作状态;

F输出为“0”。

综合上面两种情况, 该电路实现与非功能。  $F = \overline{AB}$

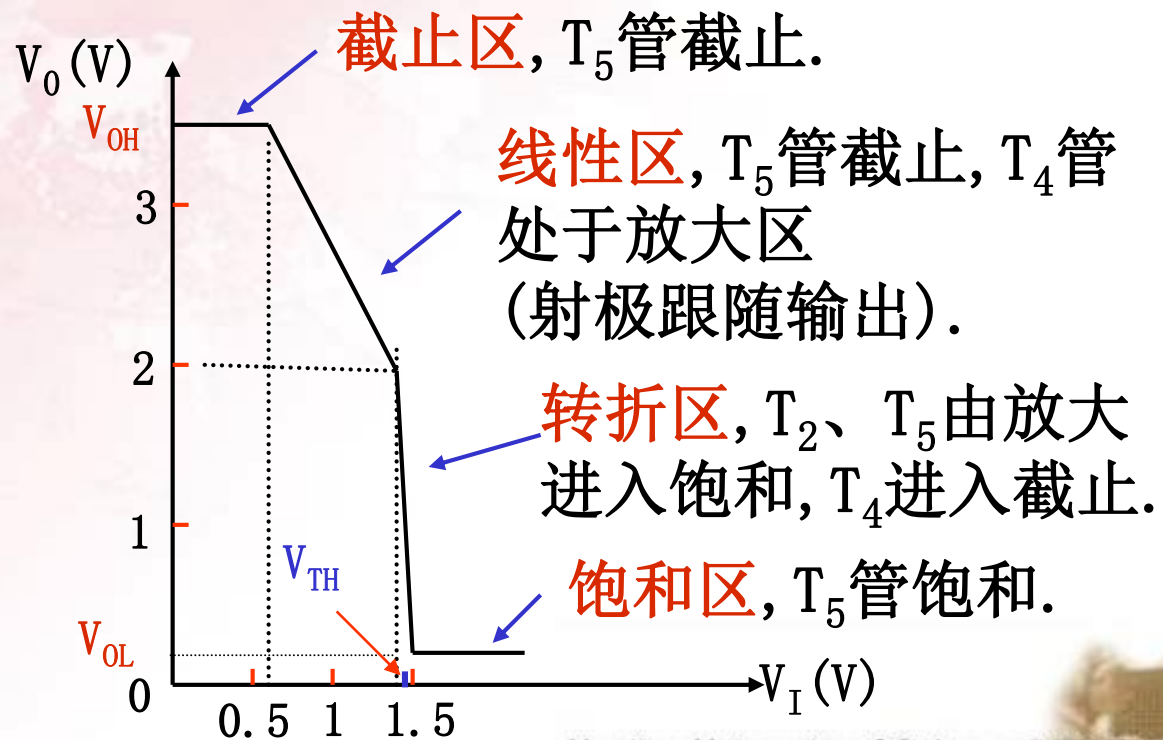




## 2.3.2 TTL与非门的电压传输特性

电压传输特性是指输出电压 $V_O$ 随输入电压 $V_I$ 的变化规律。

$$V_O = f(V_I)$$



1. 特性曲线分析

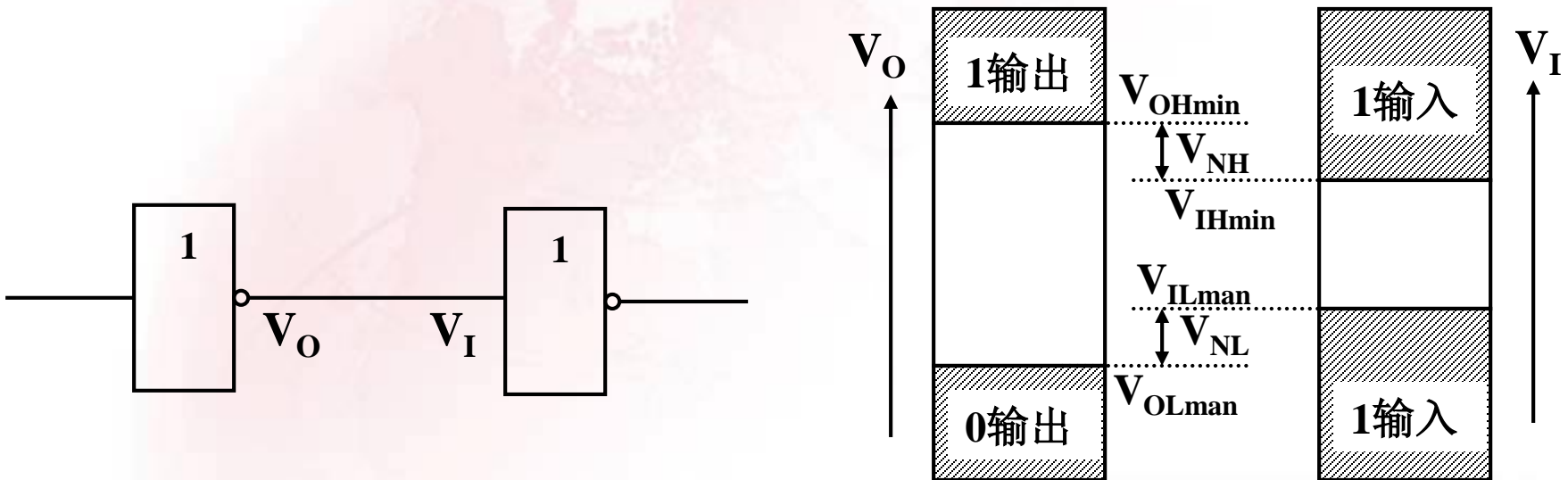
2. 主要参数

(1) 输出高电平 $V_{OH}$ ,  
低电平 $V_{OL}$ 。



(2) 阈值电压  $V_{TH}$ : 转折区中间点对应的输入电压, 约为 1.4V。

(3) 输入端噪声容限  $V_{NH}$ 、 $V_{NL}$



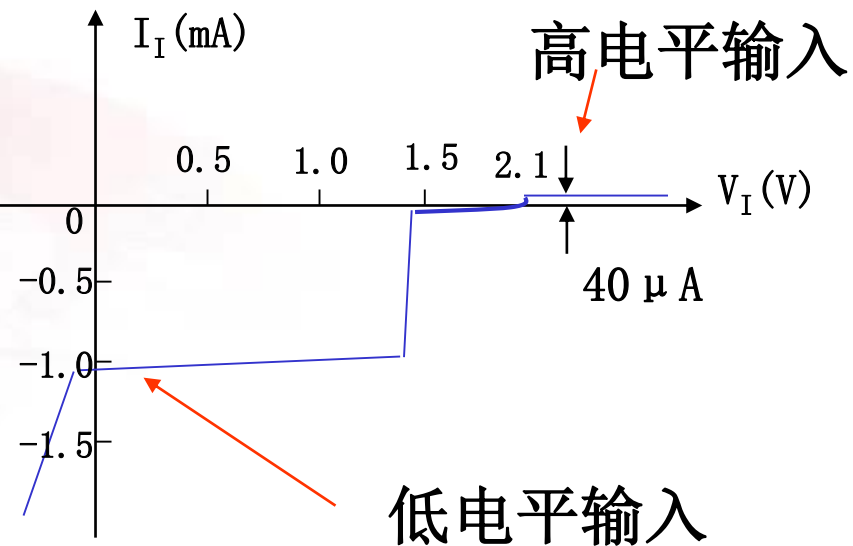


## 2.3.3 TTL与非门的静态输入与输出特性

### 1. 输入特性

#### 1) 输入伏安特性 ( $I_I = f(V_i)$ )

定义：电流流入 $T_1$ 的发射极  
方向为**正**方向。



#### 2) 反映出的主要参数



(1)  $I_{IL}$  (输入低电平电流)

$$I_{IL} = -\frac{V_{CC} - V_{BE1} - V_{IL}}{R_1} \approx -1\text{mA} \quad (\text{作为前级门的灌电流负载.})$$

(2)  $I_{IH}$  (输入高电平电流)

$I_{IH}$  约在  $40 \mu\text{A}$  以下。 (作为前级门的拉电流负载.)

2. 输入端负载特性

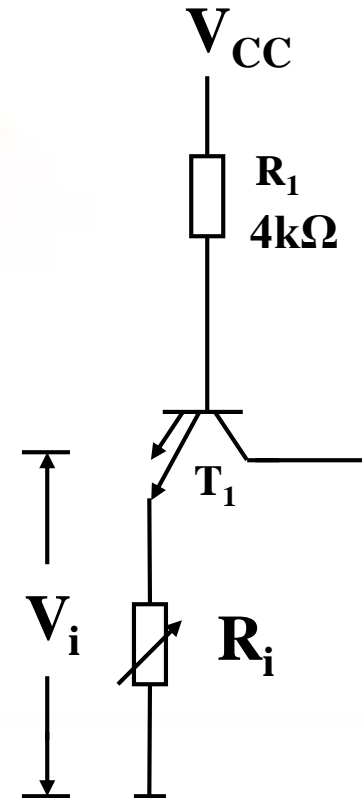


在门输入端和地之间接电阻 $R_i$ , 当电阻从 $0\ \Omega$  逐步增加时, 由于电阻内部有电流流过, 会使电阻两端电压 $V_i$  逐步增加。

当 $T_1$ 管饱和导通时:

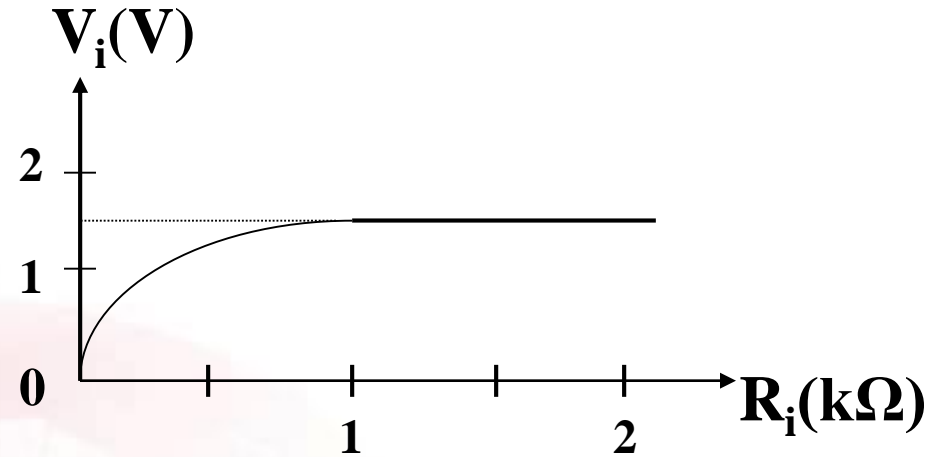
$$V_i \approx \frac{R_i}{R_1 + R_i} (V_{CC} - V_{BE1})$$

$$R_{off} \approx 0.9\text{k}\Omega, \quad R_{on} \approx 3\text{k}\Omega。$$

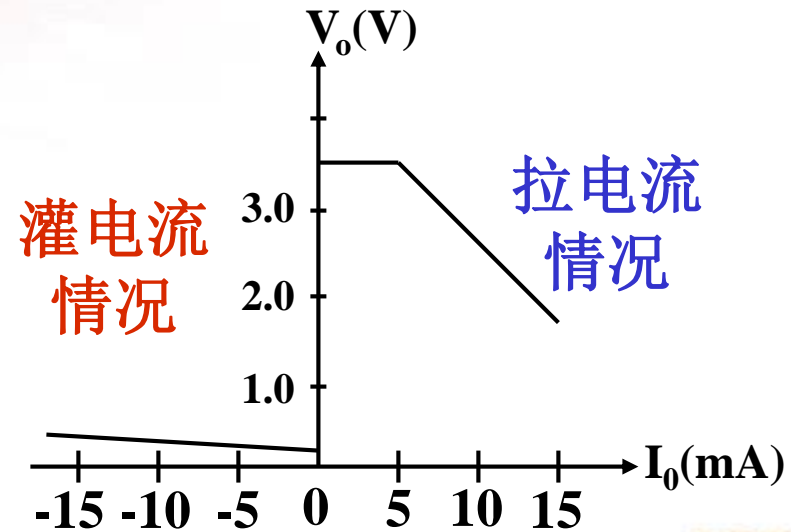
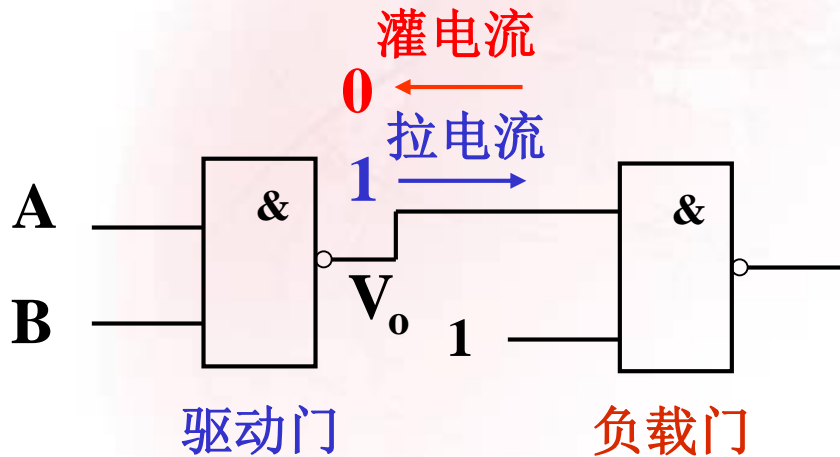




当 $R_i$ 小于 $R_{off}$ 时, 输入为低电平; 当 $R_i$ 高于 $R_{on}$ 时, 输入为高电平。



## 3. 输出特性



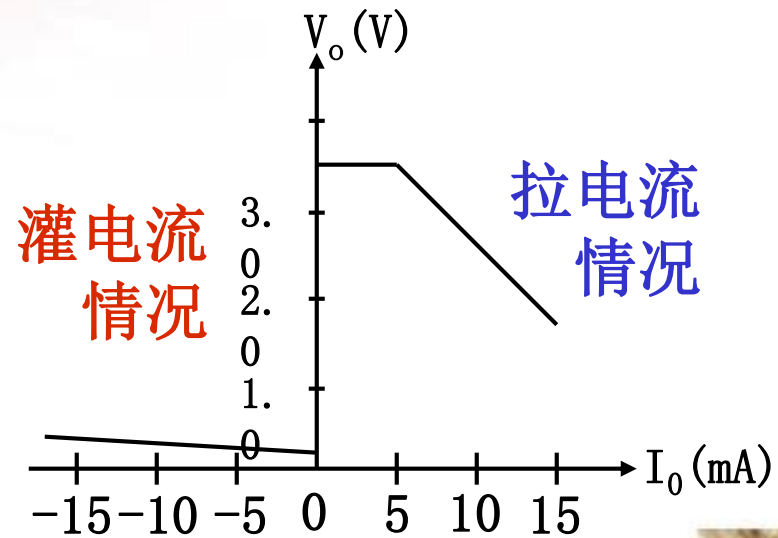


## 1) 灌电流工作情况

**驱动门**输出为低电平（ $T_5$ 管饱和， $T_4$ 管截止），

负载门电流流入驱动门，流入**驱动门**的电流值 $I_L$ 取决于和**驱动门**相连接的**负载门**个数，即 $I_L = NI_{IL}$ （ $I_{IL}$ 为**负载门**低电平输入电流，约为1mA左右）

由曲线可见，对所分析的电路，当灌电流不超过16mA时， $V_O$ 不超过 $V_{OLmax} = 0.4V$ 。称带灌电流负载能力 $I_{OLmax} = 16mA$







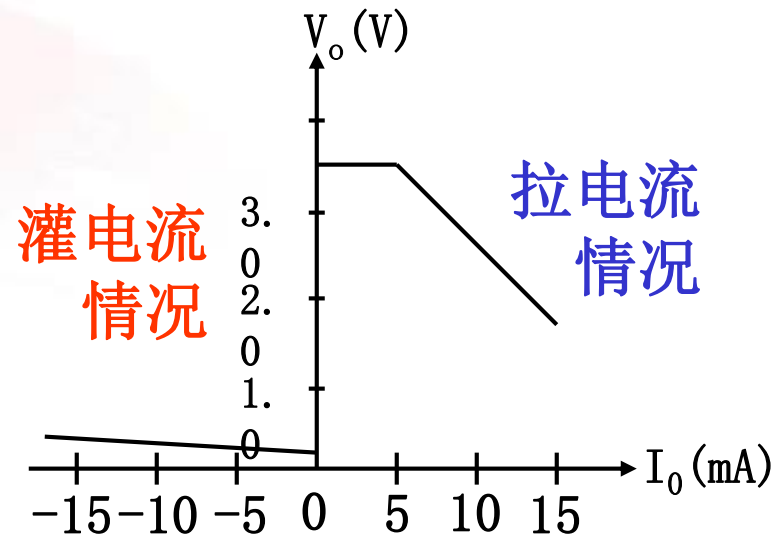
一个门在低电平时能驱动同类门的最大个数为：

$$N_{OL} = I_{OLmax} / I_{IS} = 16 / 1.1 \approx 14 \quad (\text{这里的 } I_{IS} \text{ 为输入短路电流})$$

## 2) 拉电流工作情况

**驱动门**输出为高电平

( $T_5$ 管截止)，**负载门**输入电流由驱动门提供，流出**驱动门**的电流值  $I_H$  取决于和**驱动门**相连接的**负载门**的**管脚**的个数，即





$I_H = NI_{IH}$  ( $I_{IH}$ 为负载门高电平输入电流, 约为 $40 \mu A$ 左右)

从曲线上看, 当 $I_O$ 大于 $5mA$ 时,  $V_O$ 才开始出现下降趋势, 但决定 $I_{OHmax}$ 值的并不是 $V_{OHmax}$ , 而是器件的功耗。在上面讨论的电路中,  $I_{OHmax}$ 约为 $400 \mu A$ 。

$$N_{OH} = I_{OHmax} / I_{IH} = 400 / 40 = 10$$

取  $\min(N_{OL}, N_{OH}) = N$  定义为扇出系数

则  $\min(14, 10) = 10$



## 2.3.4 TTL与非门的动态特性

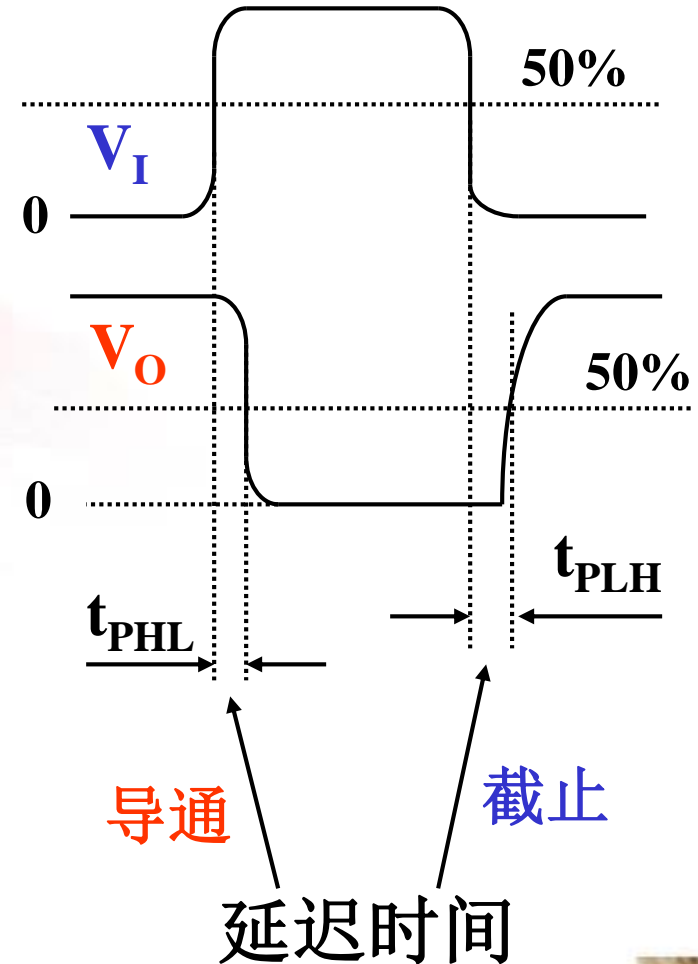
### 1. 传输延迟时间 $t_{pd}$

传输延迟时间指门电路的输出

信号相对于输入信号的延迟时间。

定义：
$$t_{pd} = \frac{1}{2} (t_{PHL} + t_{PLH})$$

一般  $t_{PLH} > t_{PHL}$





## 2. 电源的动态尖峰电流

TTL门电路的功耗等于电源电压 $V_{CC}$ 和电源电流 $I_{CC}$ 的乘积, 由于 $V_{CC}=5V$ 为定值, 所以 $I_{CC}$ 的大小就能反映功耗的大小. 对于上述电路, 稳态时, 输出为高电平时的电流

$I_{CCH} \approx 1.1mA$ , 输出为低电平时的电流 $I_{CCL} \approx 3.4mA$ 。

在动态情况下, 特别是当输出电平由低突然变为高的过渡过程中, 在某个瞬间, 会使门电路中的所有管子均导通, 使电源电流出现尖峰脉冲. 尖峰电流有时可达 $40mA$ 。



电源的动态尖峰电流引起的后果：

- 1) 使电源的平均电流加大. 而且, 工作频率越高, 平均电流增加越多;
- 2) 电源的动态尖峰电流通过电源和地线的内阻, 形成系统内部的噪声源。



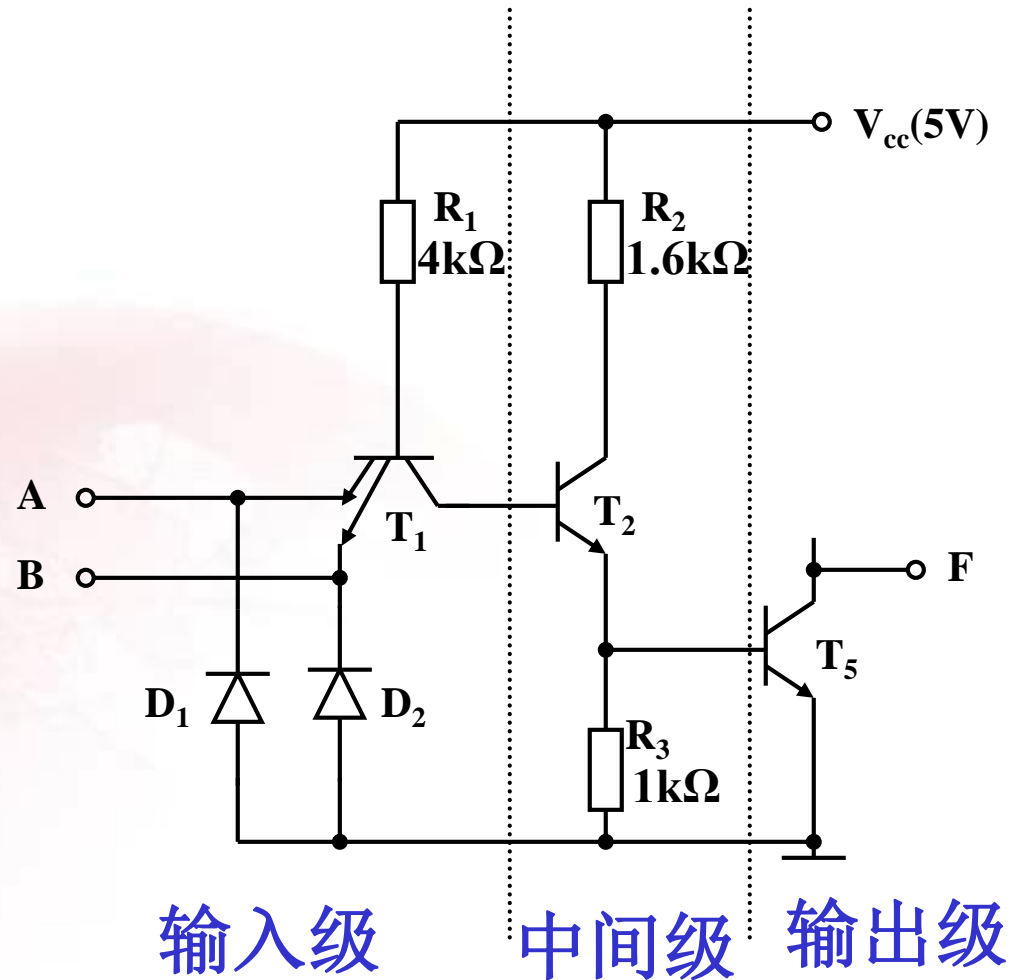
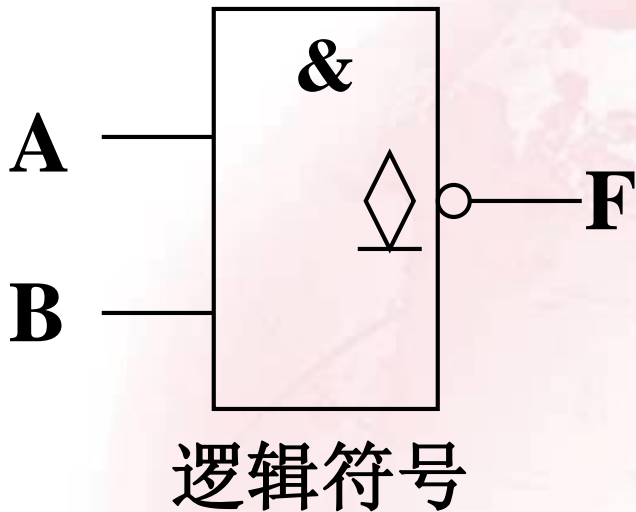
## 2.3.5 其他类型的TTL门电路

除与非门外, TTL电路产品中还有各种功能的门, 如或非门、异或门等。

具有不同输入、输出结构的门电路



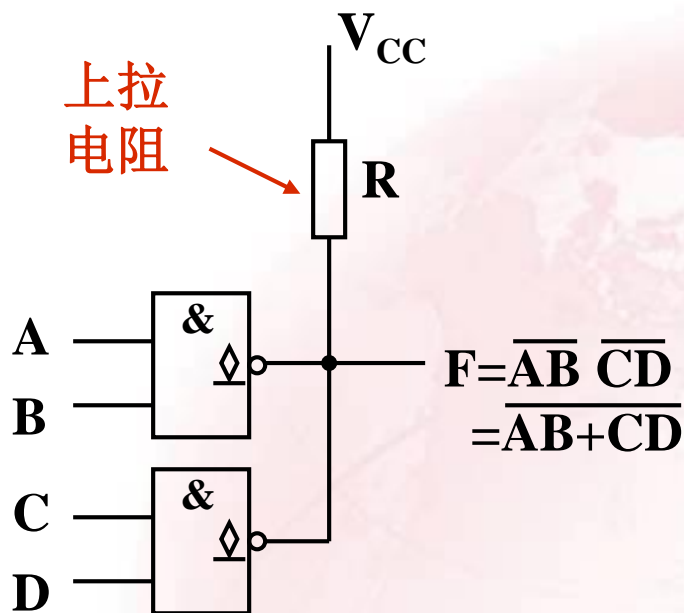
## 1. 集电极开路门 (OC门) (以与非门为例说明)





OC门的特点：

### 1) 实现线与功能



说明：

- ①普通的TTL电路不能将输出端连在一起, 输出端连在一起, 可能使电路形成低阻通道, 使电路因电流过大而**烧毁**;
- ②由于OC门的集电极是开路的, 要实现正常的逻辑功能, 需外加**上拉电阻**。





上拉电阻R的选取:

$$R_{L\max} = \frac{V_{CC} - V_{OH\min}}{nI_{OH} + mI_{IH}}$$

$$R_{L\min} = \frac{V_{CC} - V_{OL\max}}{I_{OL\max} + PI_{IL}}$$

**n**: OC门输出端并接的个数

**m**: 负载门的输入端总数

**P**: 负载门的总数



## 2) 作电平转换器

改变和上拉电阻相连的电源

值，可改变输出高电平的值。

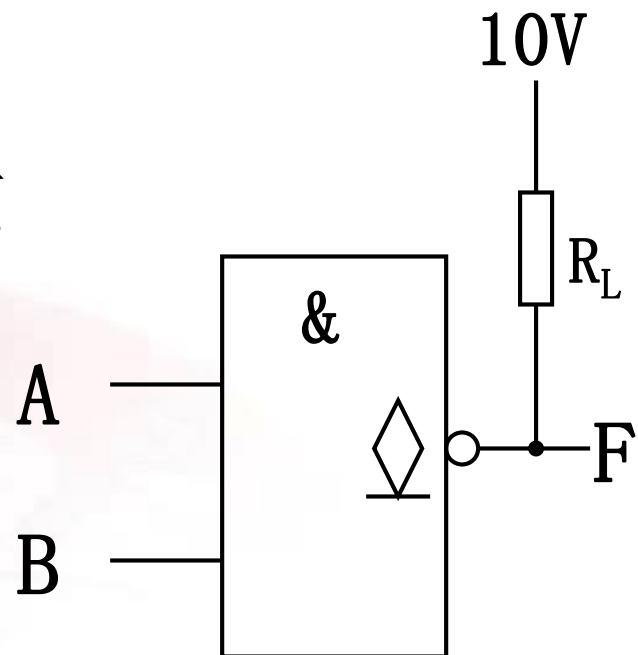
## 3) 作驱动器

OC门能输出较大的电压

和电流，可直接作为驱动

器驱动发光二极管、脉冲

变压器等。



高电平输出电压为10V

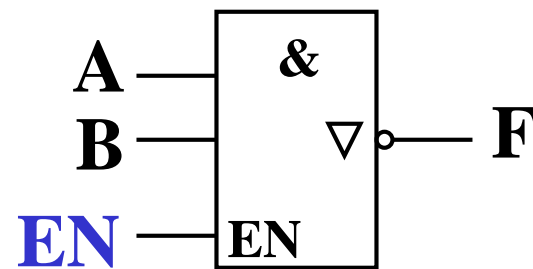
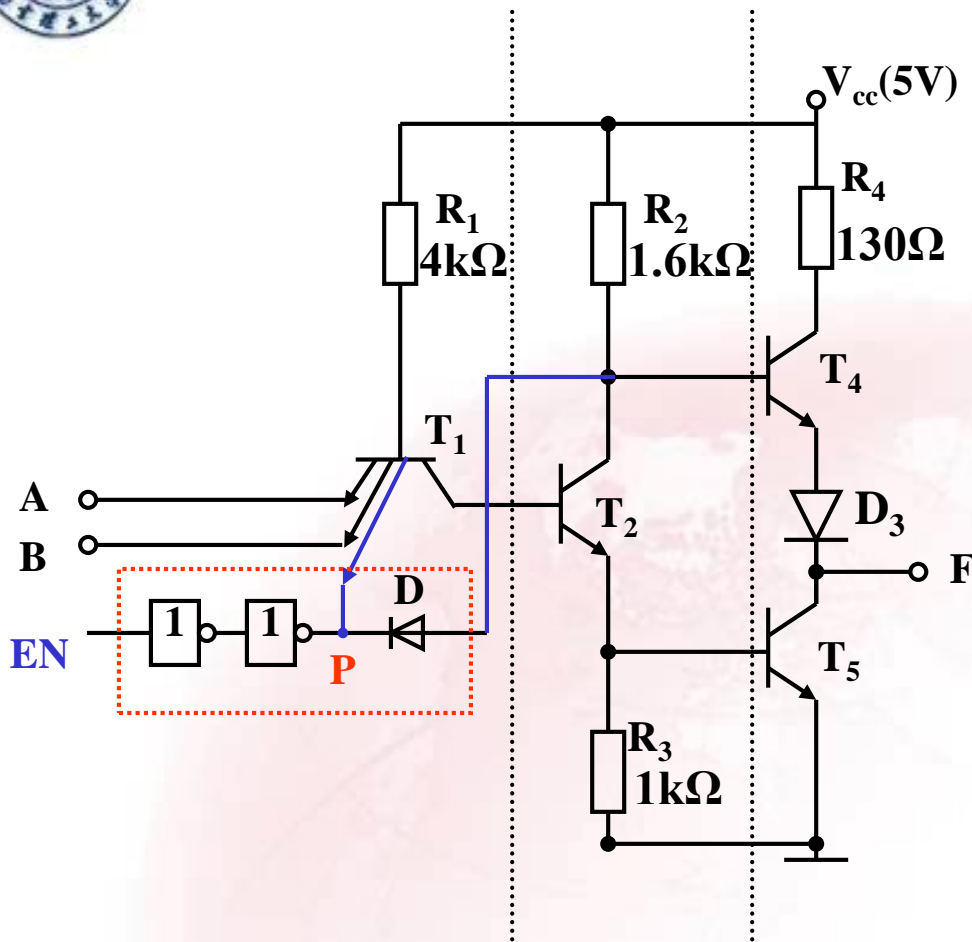


OC门的缺点：工作速度慢。

**原因：** 推拉式输出结构被破坏，使输出端负载电容的充电要经过 $R_L$ 。

## 2. 三态输出门(TSL门)

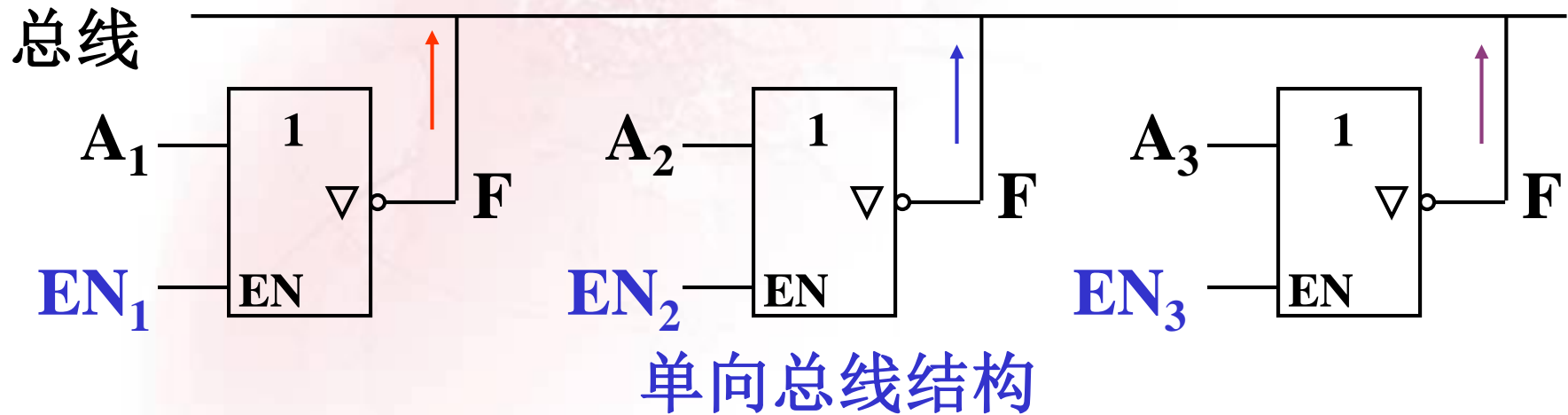
三态门(TSL门)的输出有三个状态, 即: **0**, **1**和**高阻**, 在使用中, 由控制端(称使能控制端)来控制电路的输出状态。



- 1) 当EN=1时, P=1, 二极管截止, 电路等效为普通与非门。
- 2) 当EN=0时, P=0,  $T_4$  和  $T_5$  均截止, 输出高阻态。

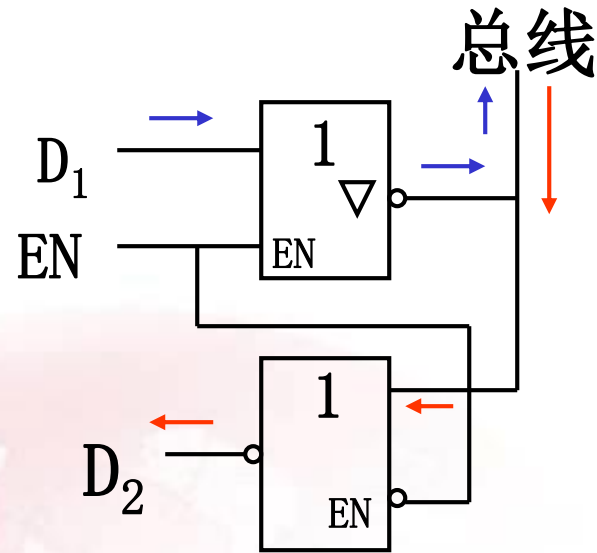


三态门的基本用途为实现用一根导线轮流传输几个不同的数据或控制信号,通常将接受多个门的输出信号的线称为**总线**。





## 双向总线结构



注意：

在总线结构中，任一时刻仅允许一个门工作。



## 2.3.6 TTL数字集成电路的各种系列

主要改进

- 1) 传输延迟时间;
- 2) 功耗;
- 3) 转换特性。

## TTL集成电路系列型号及性能表

系 列	型号举例	功耗/门 P(mW)	传输时延 $t_{pd}$ (ns)	时延功耗积 $P t_{pd}$ (PJ)
标准系列	7400	10	10	100
低功耗肖特基系列	74LS00	2	10	20
肖特基系列	74S00	19	3	57
先进低功耗肖特基系列	74ALS00	1	4	4
高速系列	74F00	4	3	12
先进肖特基系列	74AS00	10	1.5	15
快速系列	74H00	22	6	132
低功耗系列	74100	2	35	35

电源电压  $V_{CC}=5V$

逻辑摆幅

3.5V





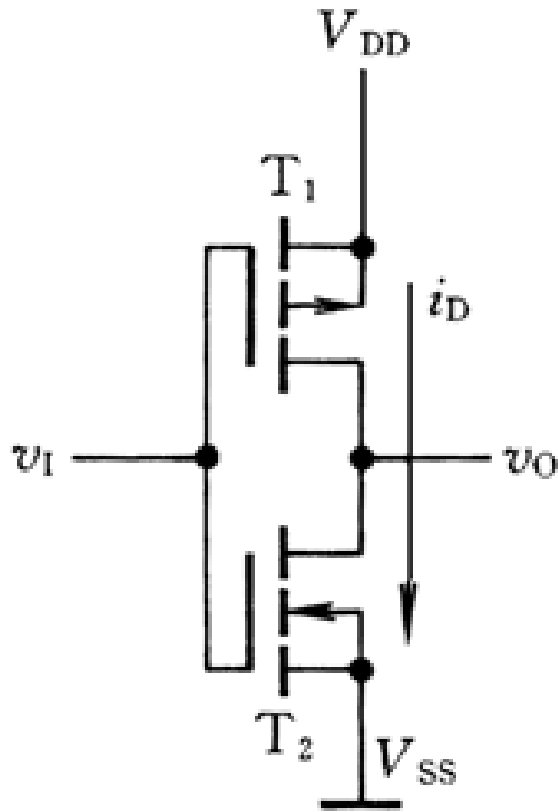
## 2.5 CMOS门电路

MOS门电路具有制造工艺简单、集成度高、功耗低、体积小、成品率高等优点。

特别适用于中、大规模集成电路的制造，在目前数字集成电路产品中占据了相当大的比例



## 2.5.1 CMOS反相器的电路结构



图中驱动管 $T_2$ 为NMOS管, 负载管  $T_1$ 为PMOS管, 为保证电路正常工作, 电源电压 $V_{DD}$ 大于两管的开启电压的绝对值之和。

两个管子总是工作在一个导通而另一个截止的状态。

静态功耗极小。

CMOS反相器电路图

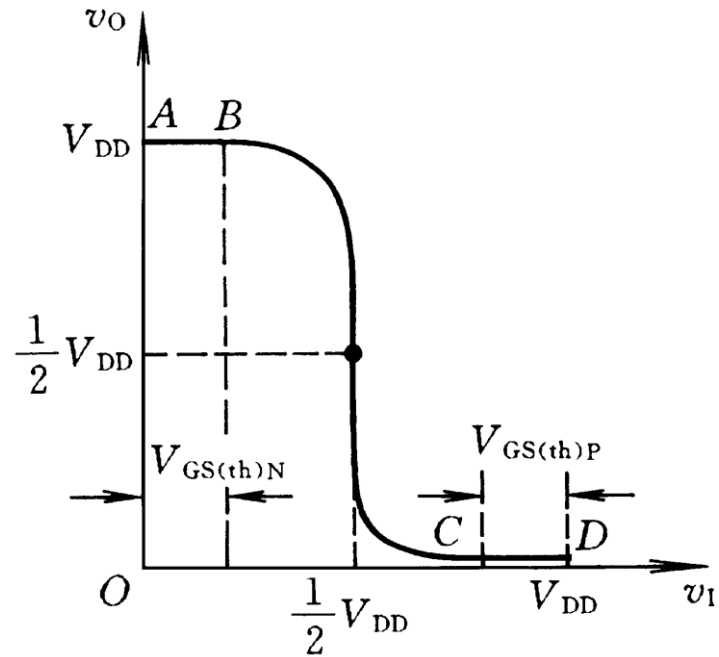


## 工作原理:

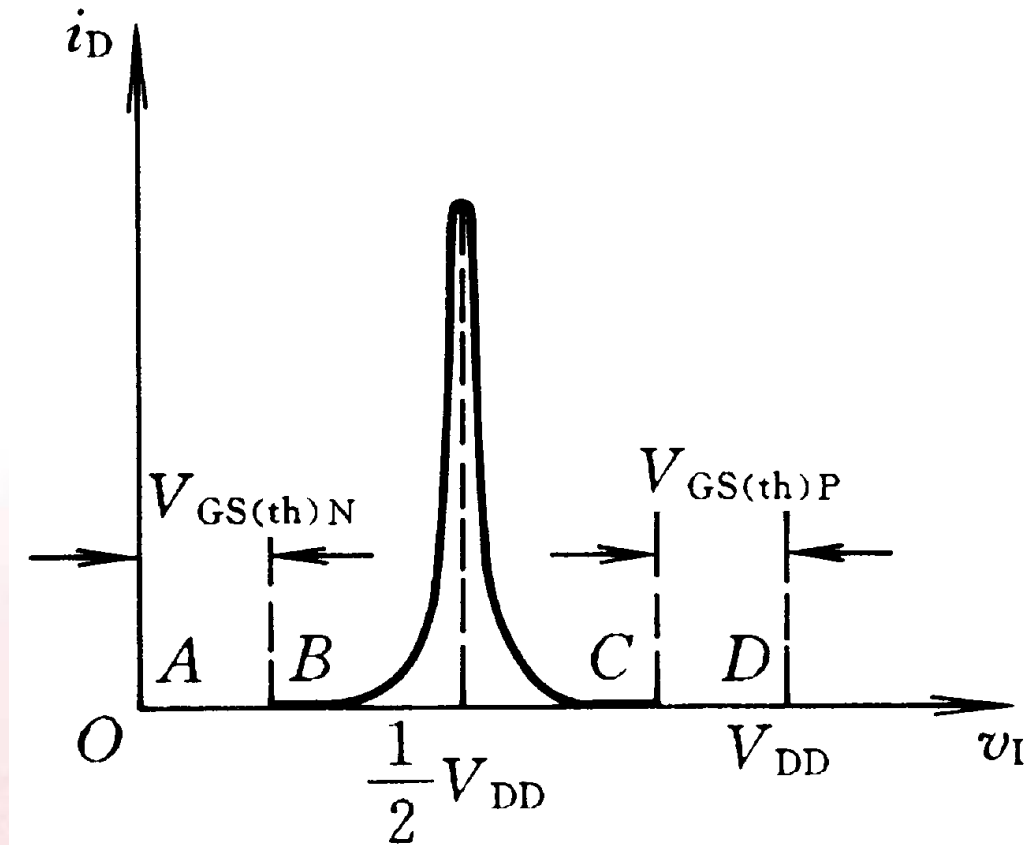
- 1) 当  $V_I=0$  时,  $T_2$  管截止,  $T_1$  管导通,  $F=1$ ;
- 2) 当  $V_I=1 (V_{DD})$  时,  $T_2$  管导通,  $T_1$  管截止,  $F=0$ 。



## 2.5.2 CMOS反相器的电压传输特性和电流传输特性



CMOS反相器的电压传输特性



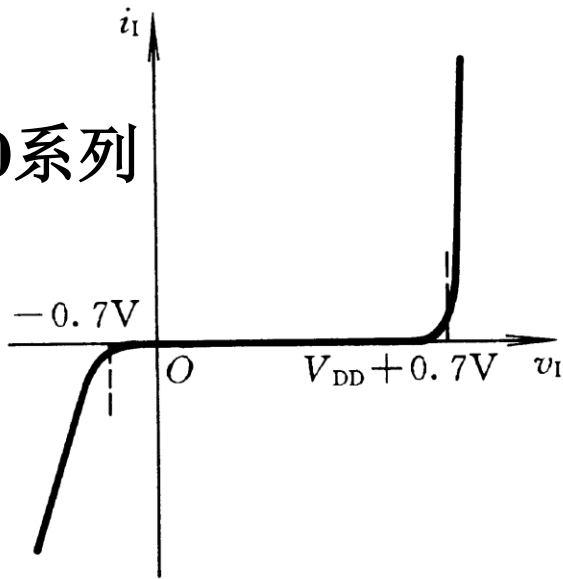
## CMOS反相器的电流传输特性



## 2.5.3 CMOS反相器的静态输入特性和输出特性

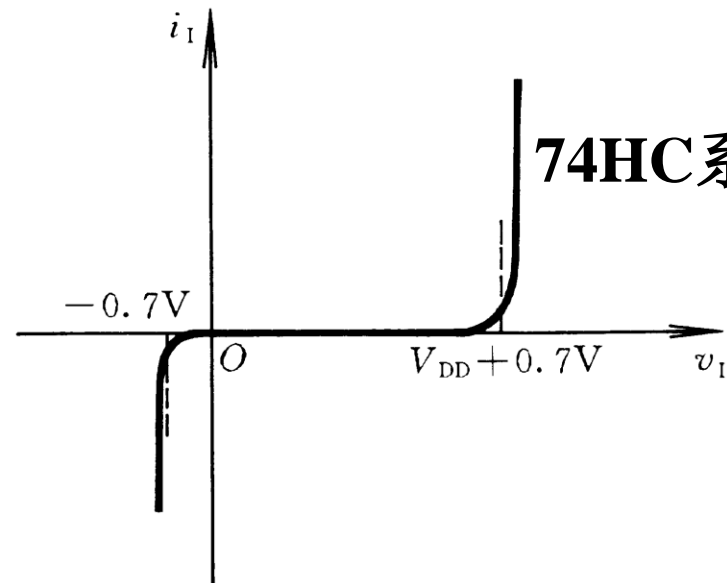
### 1. 输入特性

CC4000系列



(a)

74HC系列

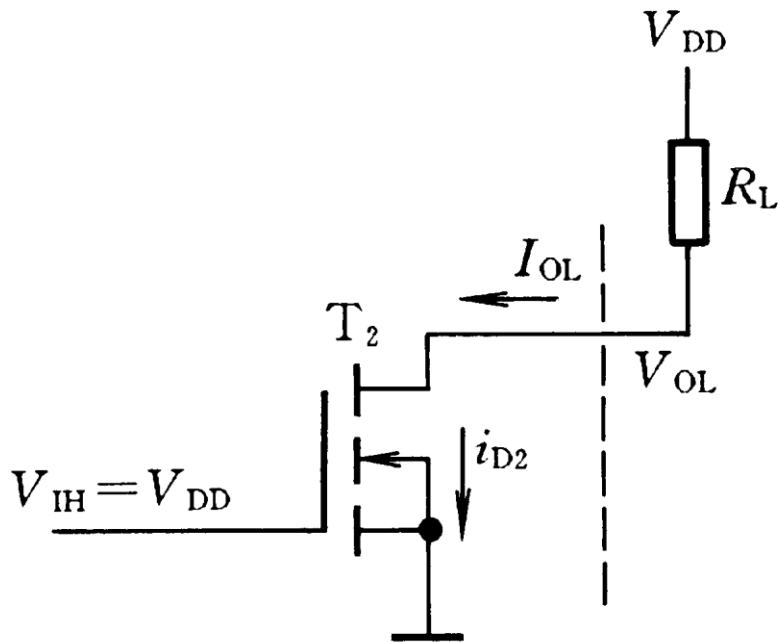


(b)

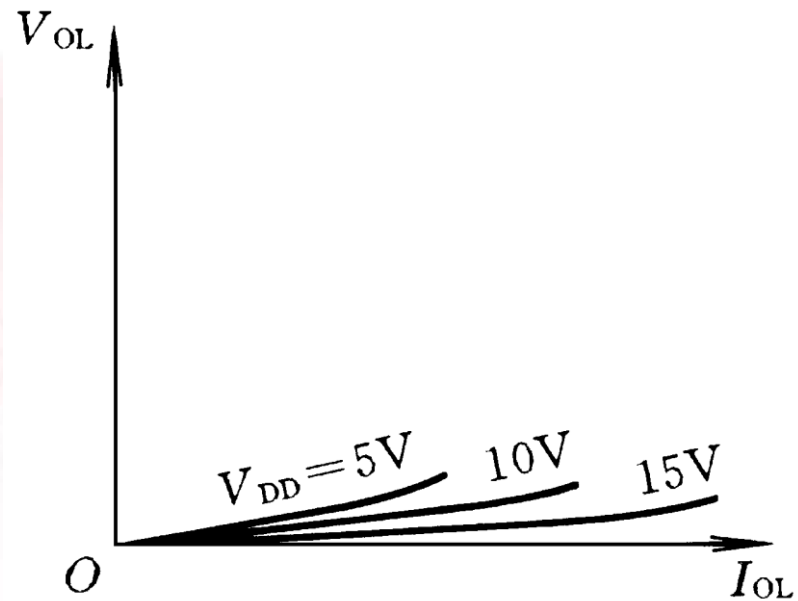
CMOS反相器的输入特性



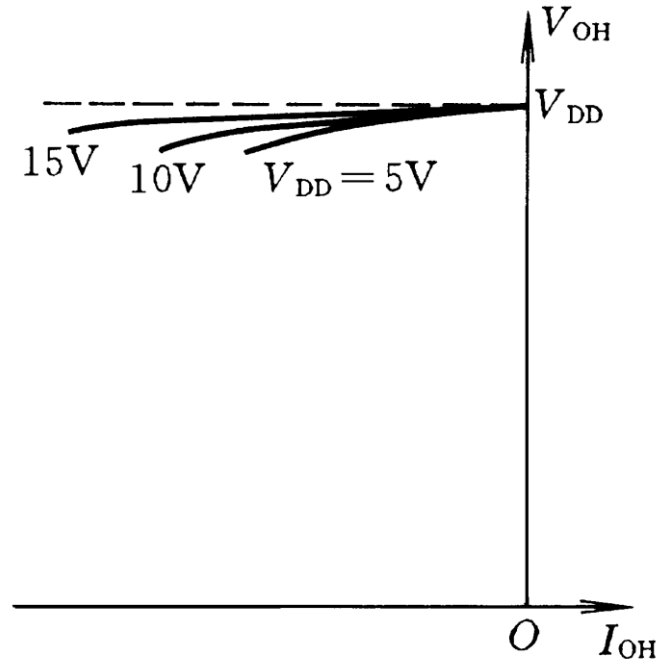
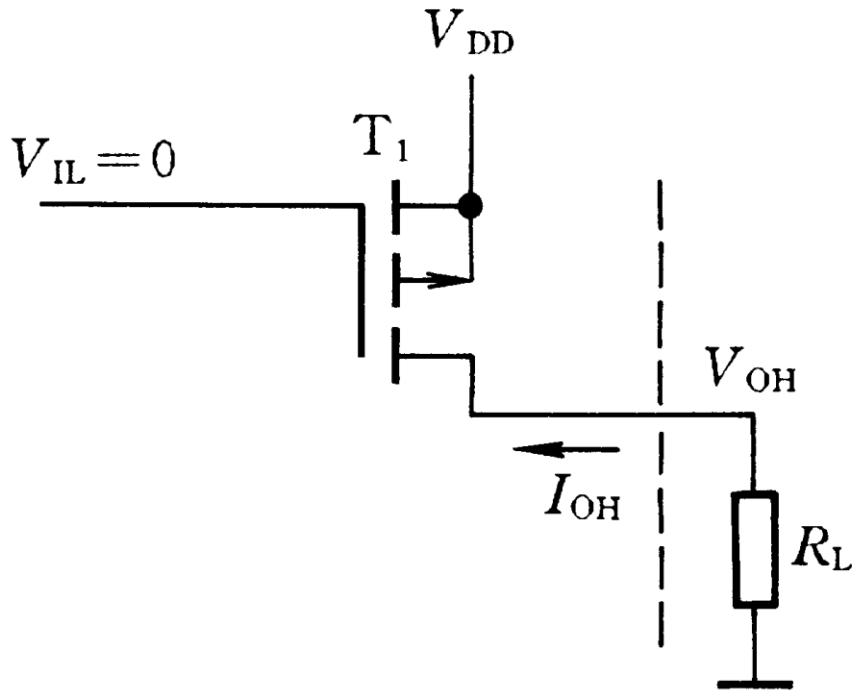
## 2. 输出特性



$v_o = V_{OL}$ 时的工作状态



CMOS反相器的低电平输出特性



$v_O = V_{OH}$ 时的工作状态

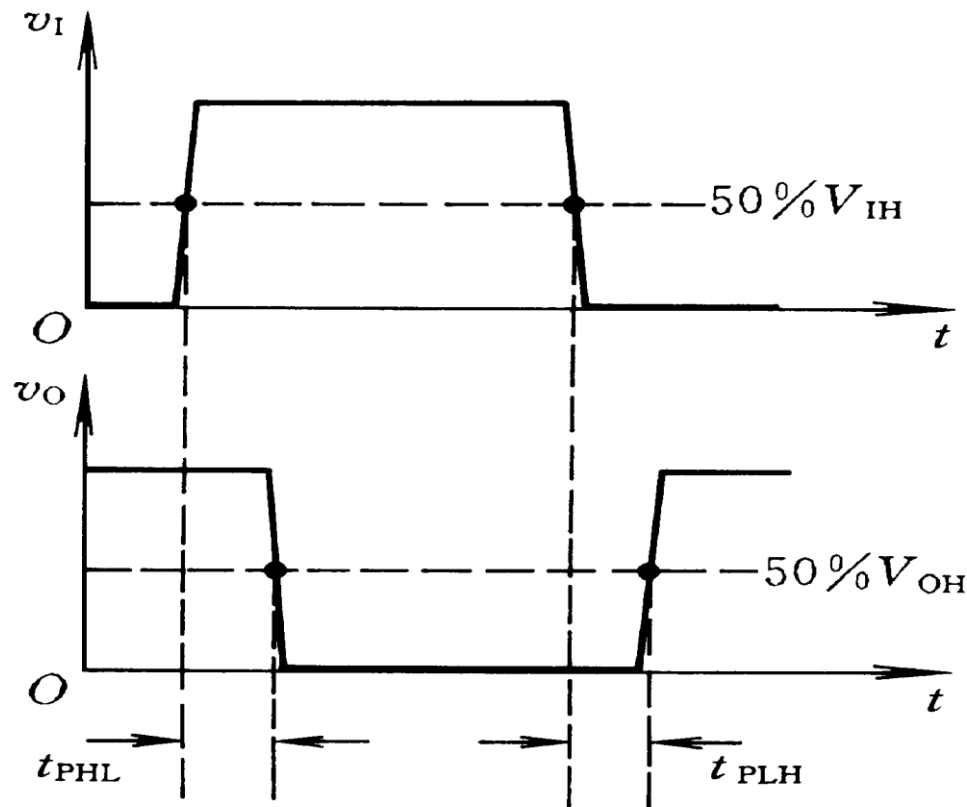
CMOS反相器的高电平输出特性





## 2.5.4 CMOS反相器的动态特性

### 1. 传输延迟时间



CMOS反相器传输延迟时间的定义



## 2. 动态功耗

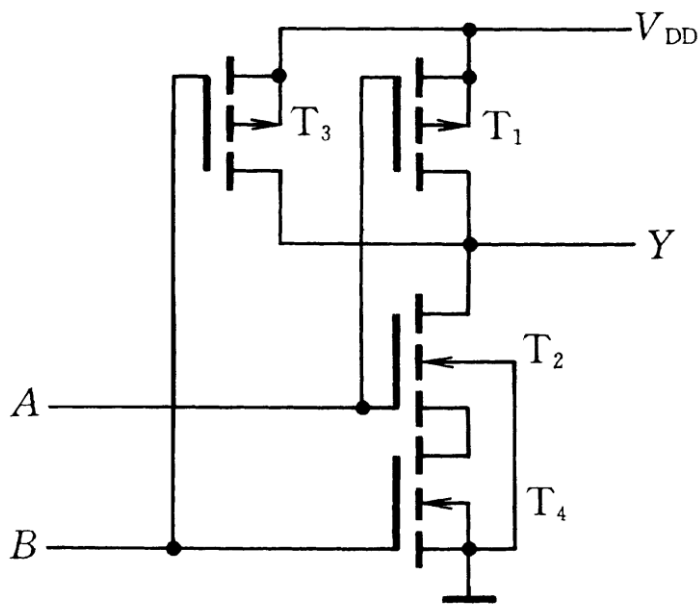
当CMOS反相器从一种稳定工作状态突然转变到另一种稳定状态的过程中，将产生附加的功耗，称之为动态功耗。

动态功耗由两部分组成，一部分是因为 $T_1$ 和 $T_2$ 在短时间内同时导通所产生的瞬时导通功耗 $P_T$ ，另一部分是对负载电容充、放电所消耗的功率 $P_C$ 。

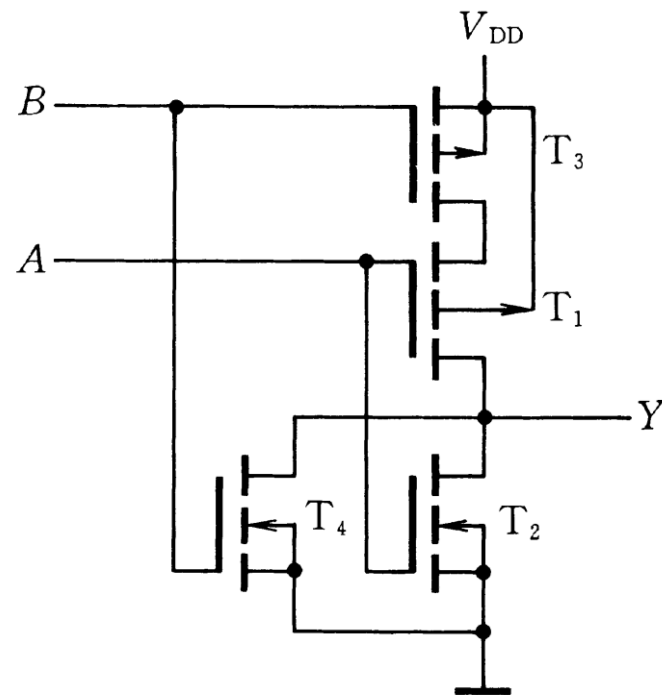


## 2.5.5 其它类型的CMOS门电路

### 1. 其他逻辑功能的CMOS门电路



CMOS与非门

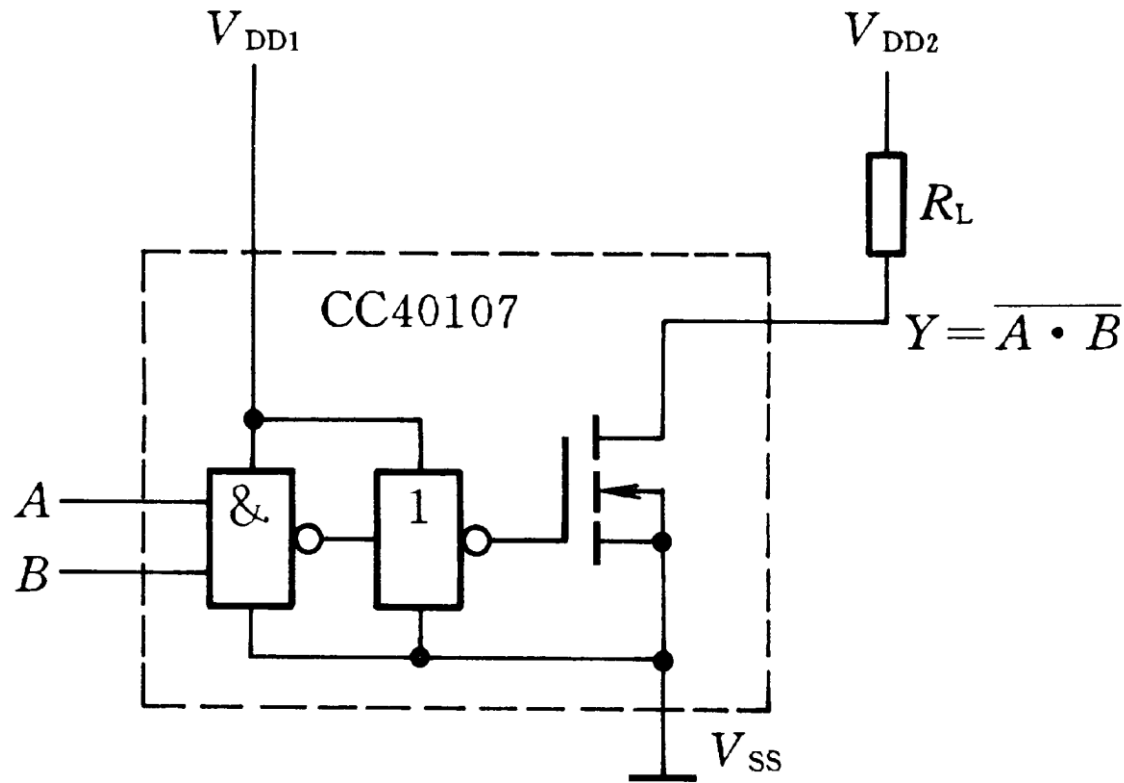


CMOS或非门



## 2. 漏极开路的CMOS门电路（OD门）

用做输出缓冲 / 驱动器，或者用于输出电平的变换，可实现线与逻辑。

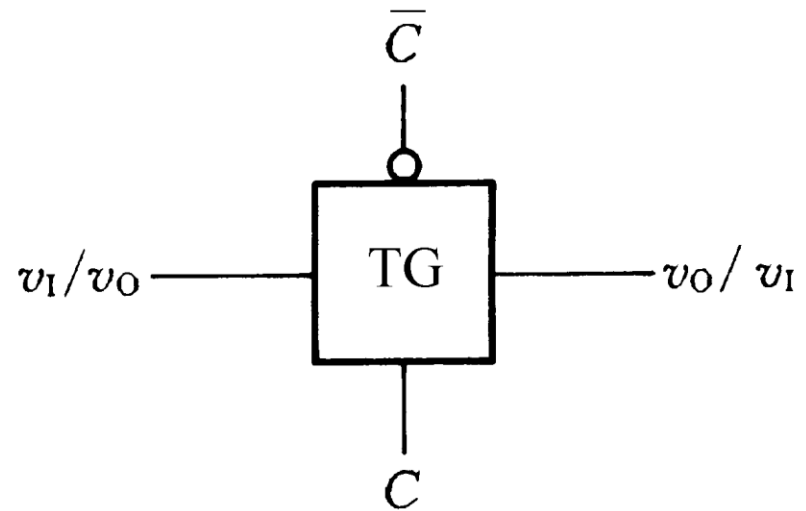
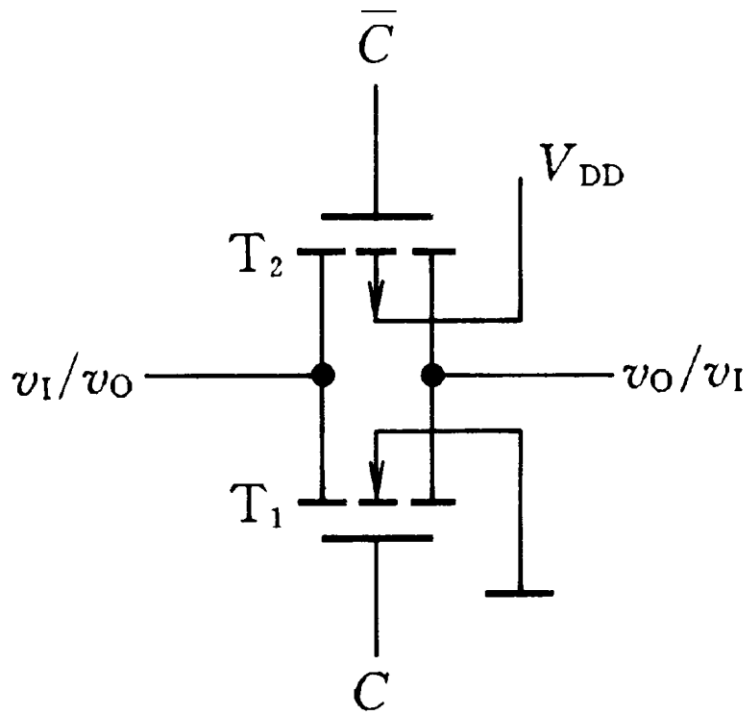


漏极开路输出的与非门



### 3. CMOS传输门 (TG门)

功能是：在控制信号的作用下，实现输入和输出间的双向传输。



CMOS传输门的电路结构和逻辑符号



工作原理：设两管开启电压的绝对值为 $2V$ ,  $V_{DD}=5V$ . 输入信号在 $0-5V$ 内连续变化。

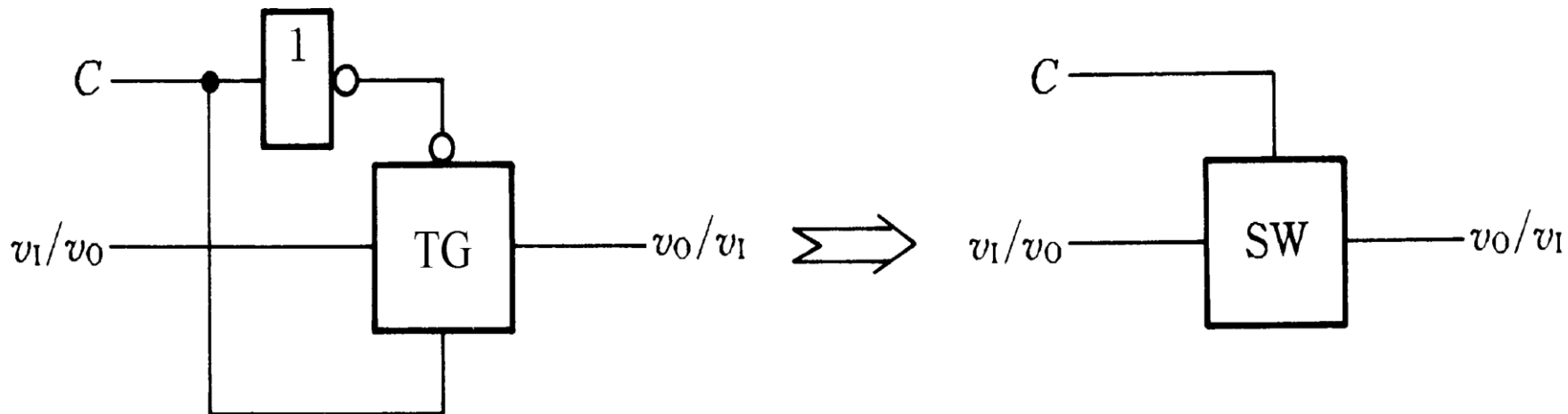
(1)  $C=0V$ ,  $\bar{C}=5V$ 时, 传输门**截止**. ( $T_1$ 和 $T_2$ 均截止)

(2)  $C=5V$ ,  $\bar{C}=0V$ 时, 传输门**导通**. ( $T_1$ 和 $T_2$ 总有一只导通)



## 关于CMOS传输门:

- (1) 由于MOS为对称的, 源极和漏极可以互换, 输入和输出端也可互换, 即CMOS传输门为双向的。
- (2) 传输门和非门结合, 可组成模拟开关。



## CMOS双向模拟开关的电路结构和符号

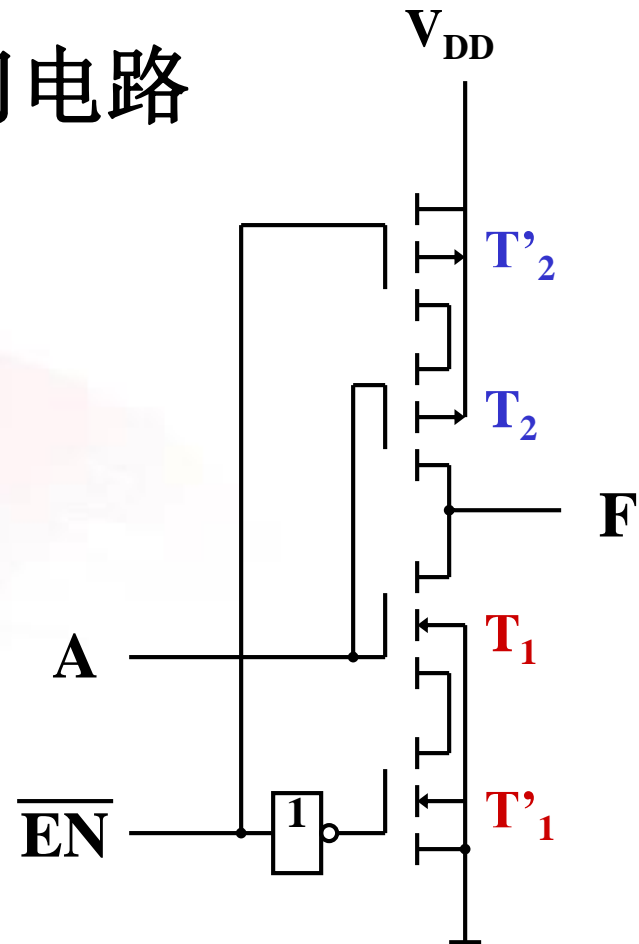


## 4. 三态输出的CMOS门电路

$\overline{\text{EN}}=0$   $F=A$ ;

$\overline{\text{EN}}=1$   $F$ 对外呈高阻。

CMOS三态门可方便地  
用于构成总线结构。



CMOS三态非门





## 2.5.7 CMOS集成电路的特点和注意事项

- 特点：
- 1) 功耗低
  - 2) 工作电源电压范围宽
  - 3) 抗干扰能力强
  - 4) 带负载能力强
  - 5) 输出幅度大

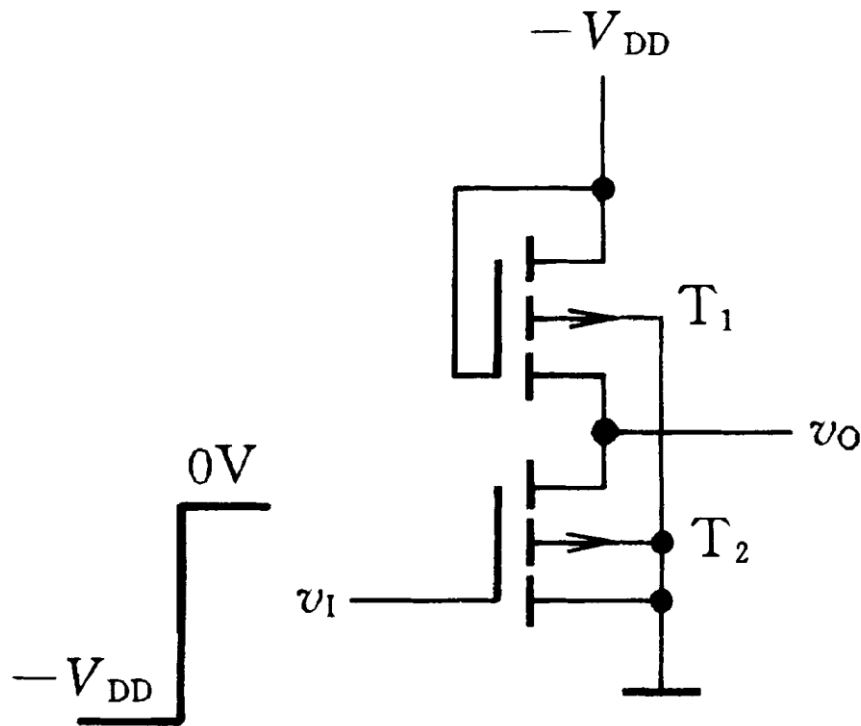
使用注意事项：

- 1) 多余的输入端不能悬空。
- 2) 注意输入电路的过流保护。
- 3) 电源电压极性不能反接, 防止输出短路。



## 2.6 其他类型的MOS数字集成电路

### 2.6.1 PMOS门电路



工作速度比较低

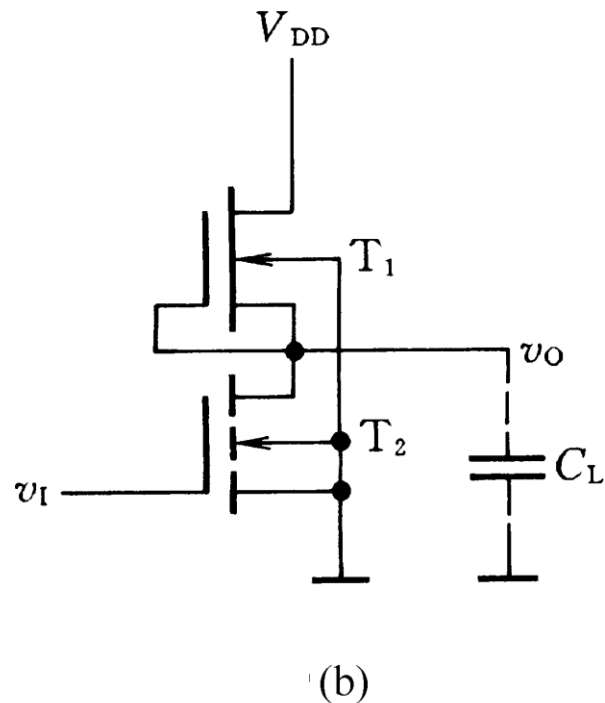
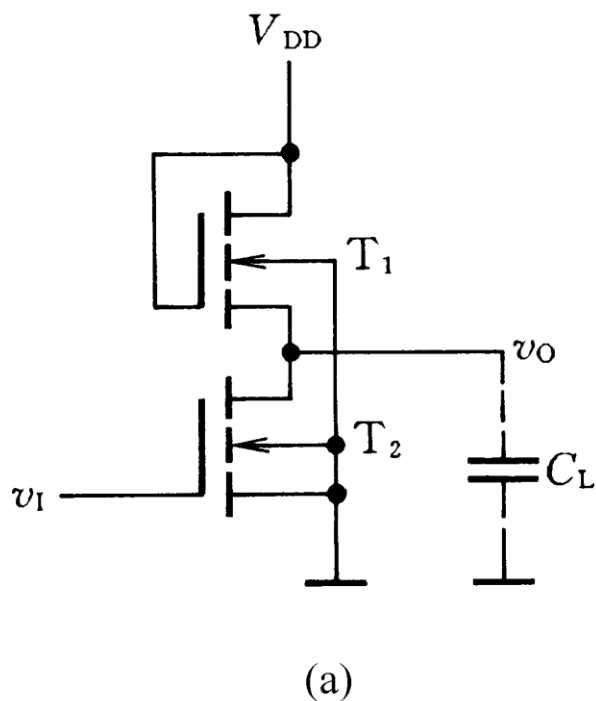
使用负电源

PMOS反相器电路



## 2.6.2 NMOS门电路

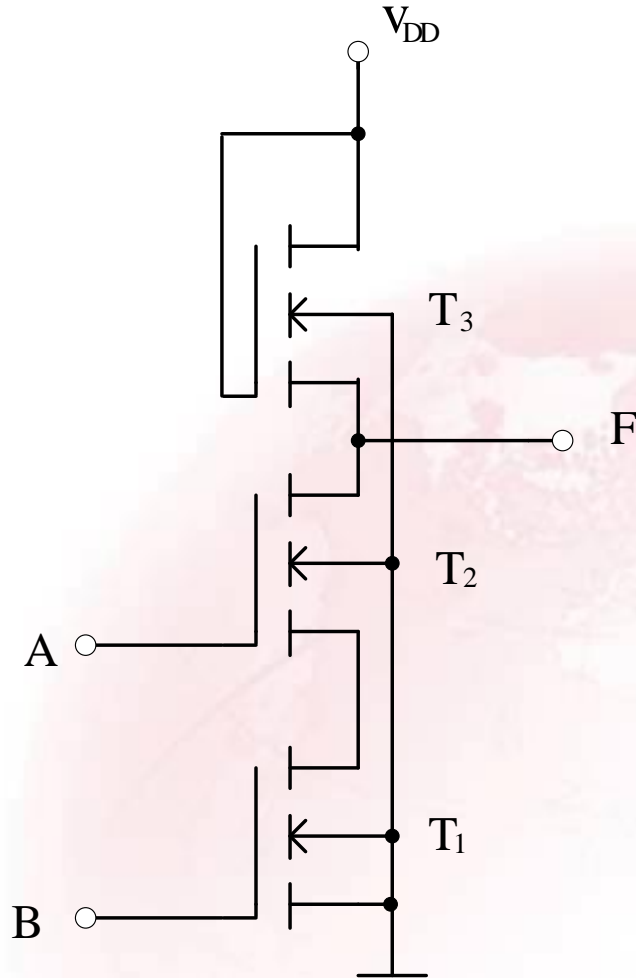
### 1. NMOS反相器



(a) 增强型负载 (E/E MOS) ; (b) 耗尽型负载 (E/D MOS)

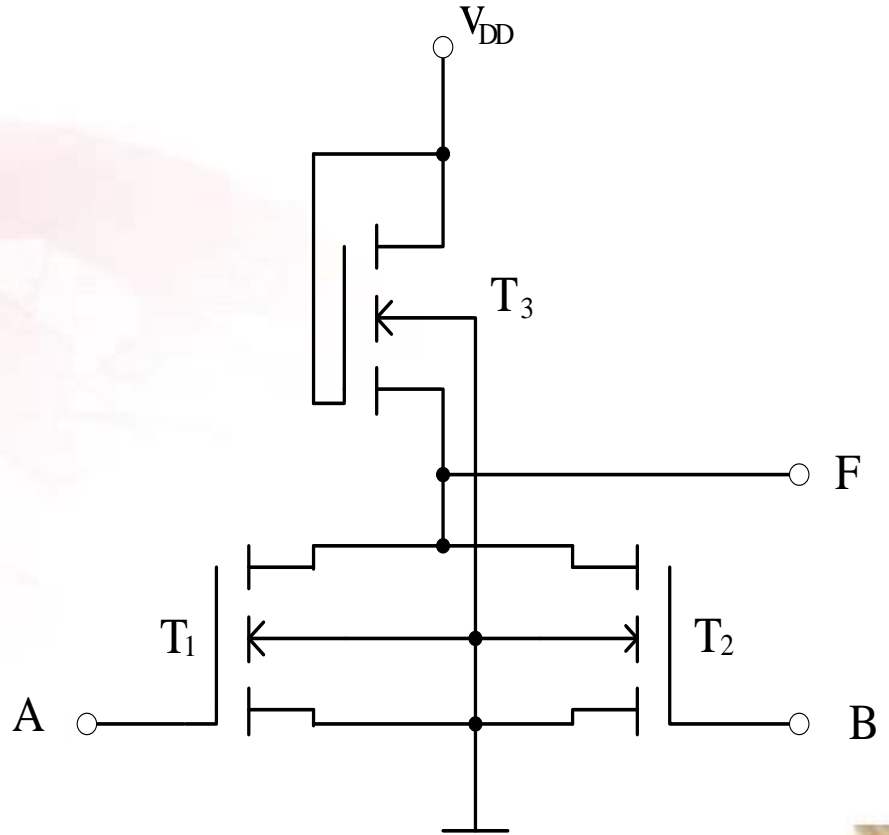


## 2. 与非门



驱动管是串联的

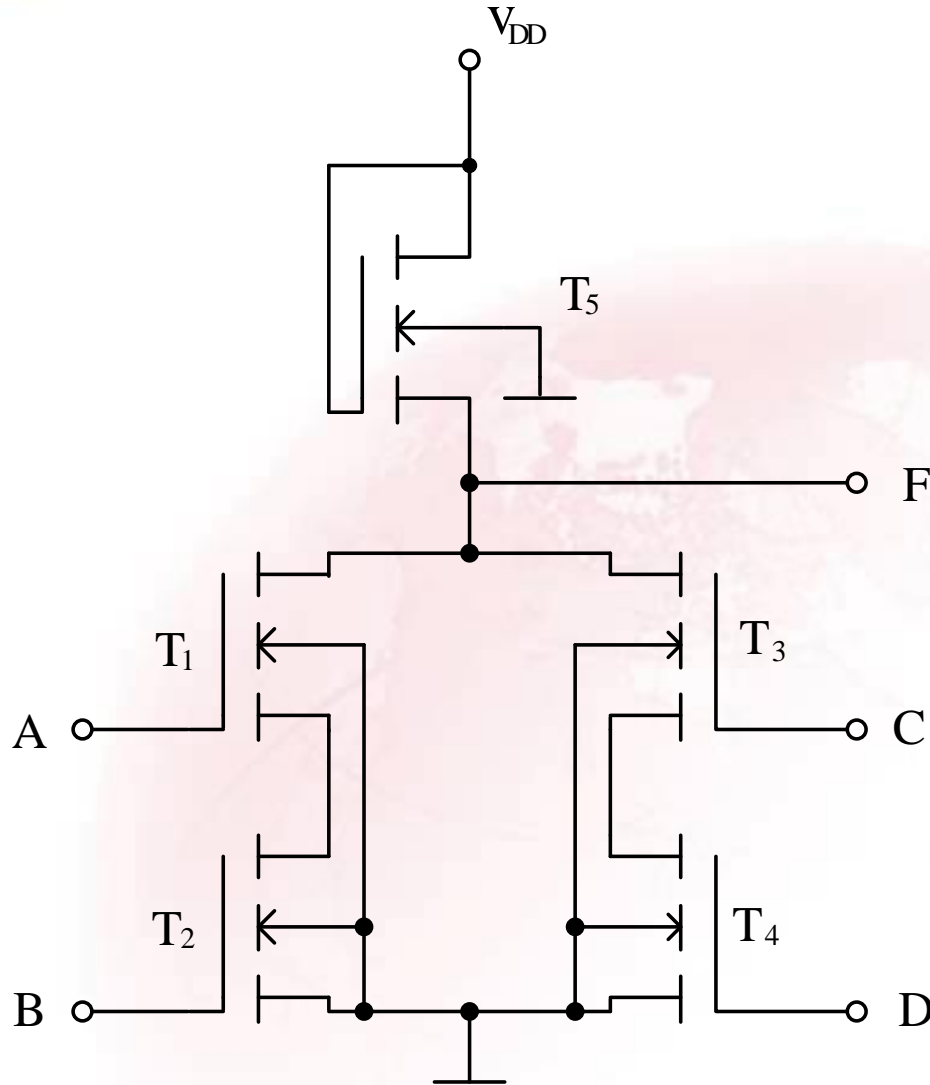
## 3. 或非门



驱动管是并联的



## 4. 与或非门



$T_5$ 为负载管  
 $T_1$ 、 $T_2$ 、 $T_3$ 和 $T_4$   
均是驱动管

$$F = \overline{AB + CD}$$



## 2.6.3 E<sup>2</sup>CMOS电路

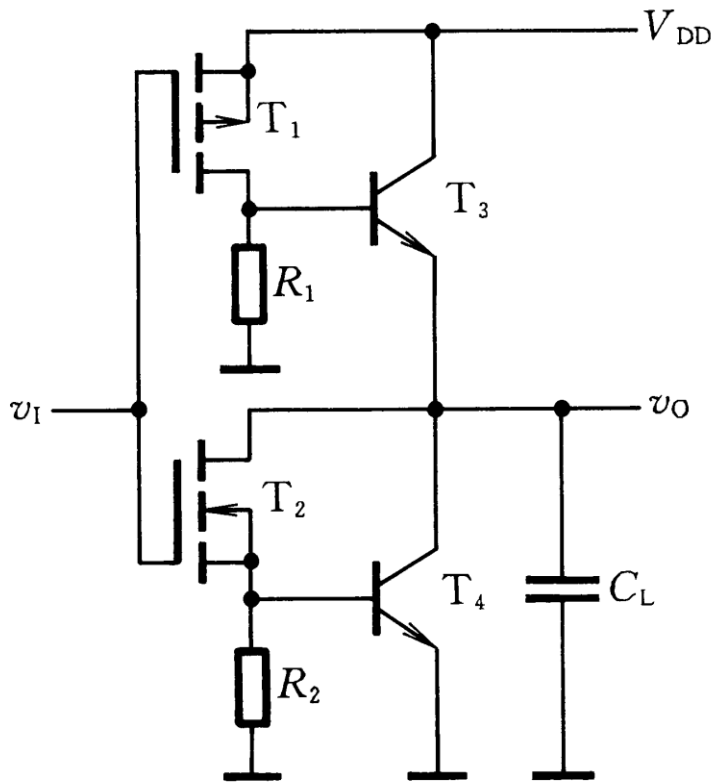
**Electrically Erasable CMOS, 电可擦除CMOS**

**由CMOS和NMOS技术结合而成**

**用在可编程逻辑器件中**

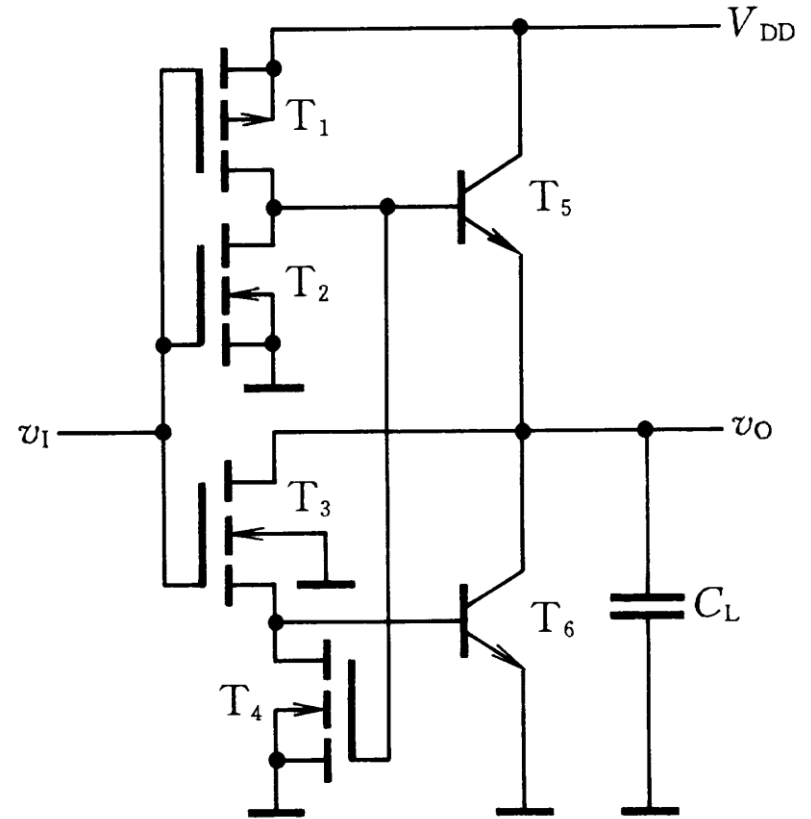


## 2.7 Bi-CMOS电路



(a)

**(a) 最简单的电路结构;**



(b)

**(b) 常用的电路结构**



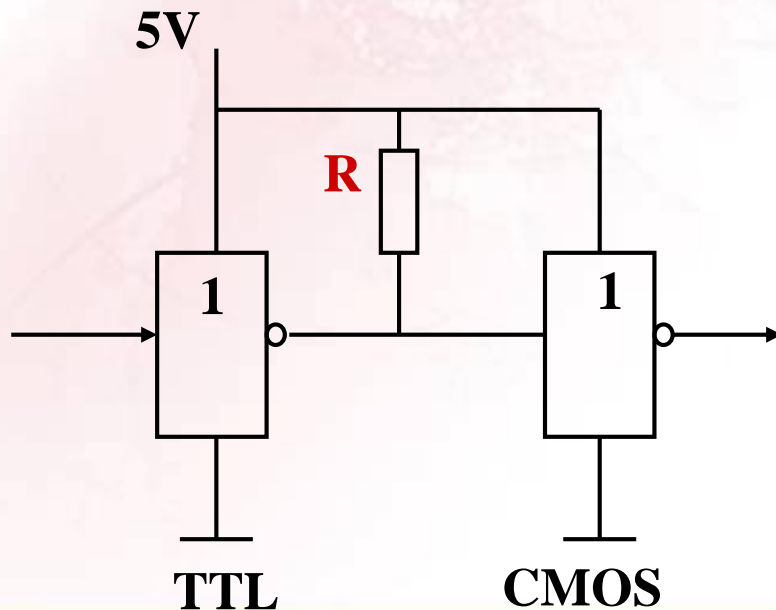
## 2.8 TTL与CMOS电路的接口

### 1. 由TTL到CMOS的接口电路

驱动门为TTL电路, 负载门为CMOS电路, 主要考虑的是

**电平匹配**, 连接方法有多种:

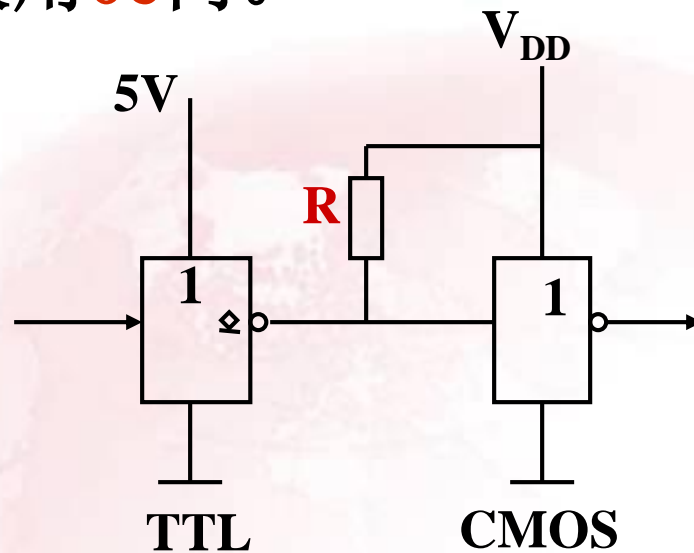
① 若CMOS门的电源为5V (和TTL门相同)







- ② 若CMOS门的电源不为5V（和TTL门不同），则TTL电路可采用OC门。



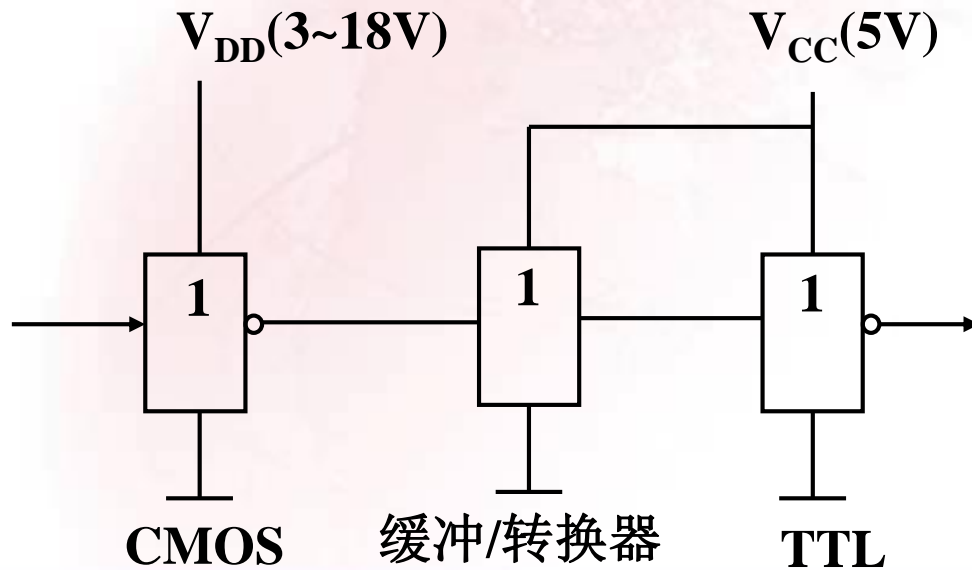
- ③ 采用专用集成电路。



## 2. 由CMOS 到 TTL的接口电路

由CMOS到 TTL的接口电路,除考虑电压匹配外,还得考虑驱动电流(CMOS电路允许的**最大灌电流**为0.4mA,而TTL门的**输入短路电流**大于1mA),常用方法有:

### ① 采用CMOS缓冲转换器





- ② 将同一封装内的CMOS电路并联使用, 以增大输出灌电流。
- ③ 采用射极跟随器, 增大输出灌电流。